

blocks, welcher zur Kommunikation mit der CPU genutzt wird. Die Adresse des Steuerblocks wird in dem Register CP abgelegt. Es ist nur einfach vorhanden.

Die Initialisierung des EAP geschieht in mehreren Ebenen und wird von der CPU gestartet. Dabei liest der EAP durch Adressen verkoppelte Steuerblöcke ein und findet so die Startadresse der Kanalprogramme. Der EAP besitzt einen eigenen Befehlssatz und benötigt zur Übersetzung einen eigenen Assembler, welcher nicht im 8086-Assembler enthalten ist.

Literatur

- /1/ Matasatoshi, S.: 16-Bit-Chip genügt Mikro- und Mini-computeranforderungen. Elektronik 1979, Heft 8, S. 83-87
- /2/ Roth, M.: Mikroprozessoren. Wissenschaftliche Zeitschrift der TH Ilmenau, Ilmenau 1979
- /3/ 8086 User's manual. Intel Corp. 1979
- /4/ Dorn, L.: Mathematik-Coprozessor: hundertmal schneller als Software. Elektronik 1981, Heft 24, S. 57-61
- /5/ Dorn, L.: Ein neuer Mikroprozessortyp: Ein-/Ausgabeprozessor. Elektronik 1980, Heft 3, S. 75-80

KONTAKT

Technische Universität Dresden, Sektion Informationstechnik, Bereich Kommunikations- und Computertechnik, Mommsenstr. 13, Dresden, 8027; Tel. 4 63 22 30

RAM-Disk für K-1520-Systeme

Wolfram Kammer, Wolfgang Spindler
VEB Elektronische Bauelemente Teltow

RAM-Disks sind nützliche Einrichtungen, die wohl besonders von denjenigen sehr geschätzt werden, die an Rechnern mit Kassettenbandspeichern ihre Geduld üben müssen. Aber auch im Vergleich zur Diskette kann die RAM-Disk erstaunliche Geschwindigkeit bieten. Wer schon einmal in längeren Assemblerquellen mit einem Textverarbeitungsprogramm wie TP herumgesucht hat, weiß ein Lied davon zu singen. Hier wird nun

eine konkrete Schaltung einschließlich Layout vorgestellt, die außer einer RAM-Disk von 256 KByte auch noch einen kompletten Hauptspeicher sowie eine MEMDI-Erzeugung enthält. Bild 1 zeigt die Schaltung. Die eigentliche RAM-Disk wird über IN- und OUT-Befehle bedient und tangiert den Hauptspeicher nicht.

Funktion der RAM-Disk

Zum Adressieren von 256 KByte werden 18 Adreßbits benötigt. Die niederwertigsten 8 Bit stellt ein vom Programm mittels OUT-Befehl

ladbarer Adreßzähler (2 × 74LS193) bereit. Die nächsthöheren 8 Bit müssen vom Programm in ein Oktallatch (DS8282) geladen werden. Die restlichen 2 Bit stecken in der Peripherieadresse, unter der das Bedienprogramm anschließend die RAM-Disk liest oder beschreibt. Nach jedem Zugriff inkrementiert die Zugriffslogik der RAM-Disk den o.g. Adreßzähler. Damit sind INIR- und OTIR-Befehle für das Umladen der Daten bestens geeignet. Die RAM-Disk belegt insgesamt 8 E/A-Adressen nach folgendem Schema: Grundadresse plus

- 0 = Lesen/Schreiben Bank 1
- 1 = Lesen/Schreiben Bank 2
- 2 = Lesen/Schreiben Bank 3
- 3 = Lesen/Schreiben Bank 4
- 4 = nicht benutzen
- 5 = nicht benutzen
- 6 = mittlere 8 Adreßbit laden
- 7 = niedrigste 8 Adreßbit in den Zähler laden.

Die Grundadresse kann man in gewissen Grenzen frei wählen, indem man das Wickelfeld D entsprechend verdrahtet.

Bild 2 Bedienprogramm für die RAM-Disk

```
RAMDISK MACRO-80 3.4 01-Dec-80 PAGE 1

0000' CSEG
      EQU 280
      TITLE RAMDISK
;
; BEDIENPROGRAMM FUER RAM-DISK
;
; VORGABEBEREICHE IM BIOS
0000' QTRAC: DS 2 ; SPURNUMMER
0002' GSECT: DS 2 ; SEKTORNUMMER
0004' QDMA: DS 2 ; ADR. PUFFERBEREICH
0006' DIRBF: DS 128 ; BDOS-PUFFER
;
; GRUNDADRESSE DER RAM-DISK
00E0' GADDR EQU 0E0H
;
; LESEN EINES SEKTORS ZU 128 BYTE
0085' CD 0094' LESE: CALL ADRE
0089' ED B2 INIR
008B' AF XOR A
008C' C9 RET
;
; SCHREIBEN EINES SEKTORS ZU 128 BYTE
008D' CD 0094' SCHRB: CALL ADRE
0090' ED B3 OTIR
0092' AF XOR A
0093' C9 RET
;
; ADRESSRECHNUNG FUER LESEN+SCHREIBEN
0094' 2A 0000' ADRE: LD HL,(QTRAC)
0097' AF XOR A
0099' 29 ADD HL,HL
009B' 29 ADD HL,HL
009D' 29 ADD HL,HL
009F' 29 ADD HL,HL
00A1' ED 5B 0002' LD DE,(GSECT)
00A3' 19 ADD HL,DE
00A5' CB 1C RR H
00A7' CB 1D RR L
00A9' CB 1F RR A
00AB' D3 E7 OUT (GADDR+7),A
00AD' 7D LD A,L
00AF' D3 E6 OUT (GADDR+6),A
00B1' 7C LD A,H
00B3' E6 03 AND 3
00B5' F6 E0 OR GADDR
00B7' 4F LD C,A
00B9' 06 80 LD B,128
00BB' 2A 0004' LD HL,(QDMA)
00BD' C9 RET
;
; INITIALISIEREN BEI KALTSTART
00B8' AF INIT: XOR A
00BA' 4F LD C,A
00BC' D3 E6 OUT (GADDR+6),A
00BE' AF INI1: XOR A
00BF' 47 LD B,A
```

```
RAMDISK MACRO-80 3.4 01-Dec-80 PAGE 1-1

00BE' D3 E7 OUT (GADDR+7),A
00C0' 3E E5 LD A,GESH
00C2' D3 E0 INI2: OUT (GADDR),A
00C4' 10 FC DJNZ INI2
00C6' 0C INC C
00C8' 79 LD A,C
00CA' D3 E6 OUT (GADDR+6),A
00CC' FE 09 CP 9
00CE' 38 EE JR C,INI1
00CF' C9 RET
;
; DISK-PARAMETER-HEADER
00CF' 0000 DPHE: DW 0 ;NO TRANSLATION TABLE
00D1' 0000 DW 0 ; 6 BYTE ARG.ZELLEN
00D3' 0000 DW 0 ; FUER BDOS
00D5' 0000 DW 0
00D7' 0006' DW DIRBF ;128 BYTE PUFFER
00D9' 00DF' DW DPB ;DISK-PARAMETER-BLOCK
00DB' 00EE' DW CSV ;CHECKSUMMENBEREICH
00DD' 00EF' DW ALV ;BLOCKBELEGUNGSPLAN
;
; DISK-PARAMETER-BLOCK
00DF' 0010 DPB: DW 15 ;SEKTOREN PRO SFUR
00E1' 03 DB 3 ;BLOCKSHIFTFAKTOR
00E2' 07 DB 7 ;BLOCKMASK
00E3' 00 DB 0 ;EXTENTMASK
00E4' 00FF DW 255 ;BLOCKANZAHL-1=256 K
00E5' 003F DW 3FH ;64 DIR-EINTRAGUNGEN
00E6' 00C0 DW 0C0H ;DIRECTORY-BLOCKE
00E7' 0000 DW 0 ;KEIN DISK-CHECK
00E8' 0000 DW 0 ;KEINE SYSTEMSPUREN
;
; CHECKSUMMENBEREICH FUER DEN TEST
; VON BIOS AUF DISKETTENWECHSEL
00EE' 00 CSV: NOP ;KEIN TEST:FESTPLATTE
;
; BELEGUNGSPLAN DER DISK
; (ALLOCATION-VECTOR)
; JEDES BIT ENTSpricht EINEN BLOCK
; (32*8=256 BLOCKE ZU JE 1 K BYTE)
00EF' ALV: DS 32
;
END
```

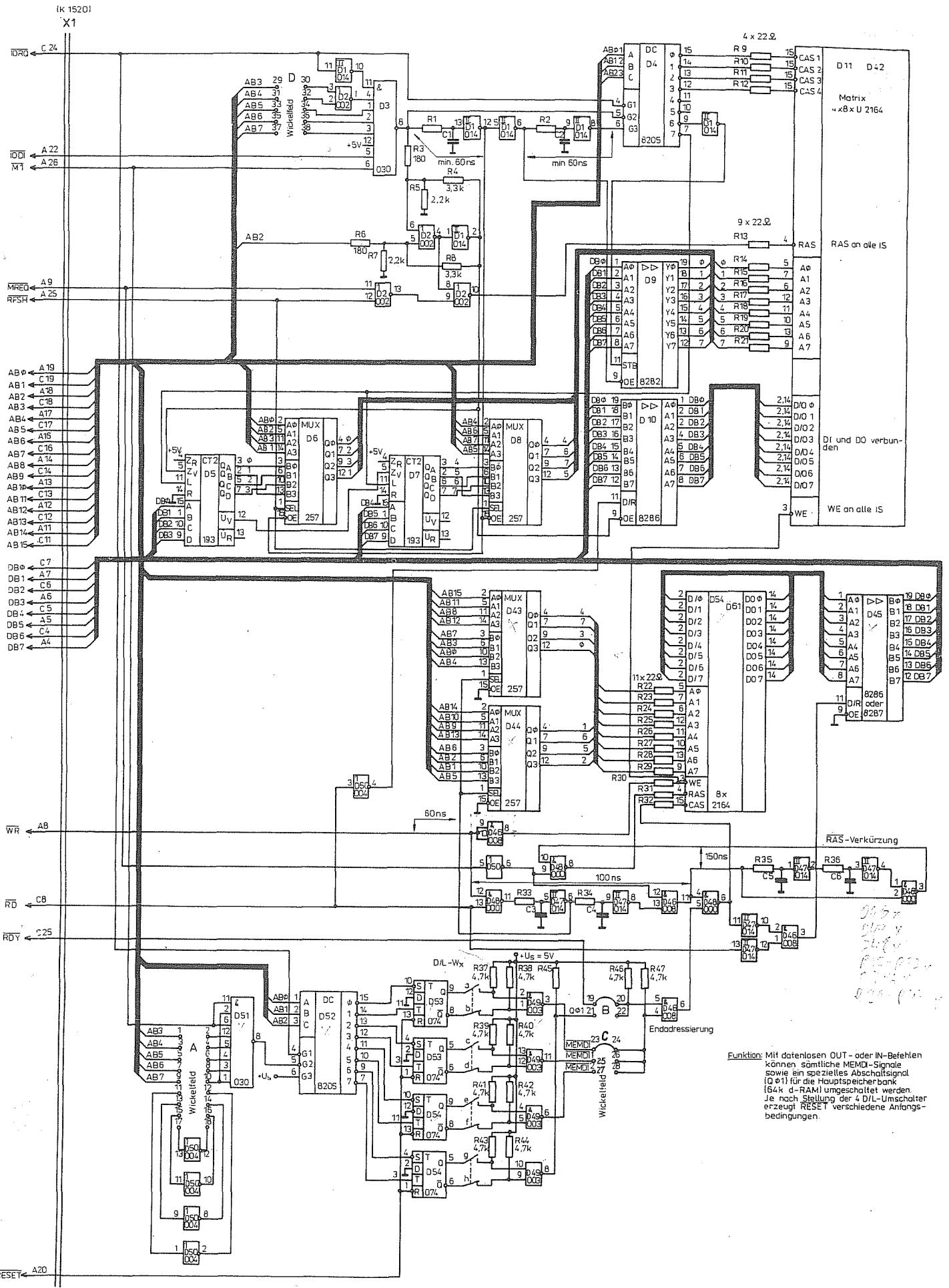


Bild 1 Schaltplan der RAM-Disk

Diplomingenieur Wolfram Kämmer (32) studierte von 1978 bis 1982 an der Ingenieurschule Dresden, Fachrichtung medizinische Gerätetechnik. Seit 1982 ist er im Bereich Bauelemententwicklung des VEB Elektronische Bauelemente Teltow tätig.

Diplomphysiker Wolfgang Spindler (36) studierte von 1973 bis 1978 an der Technischen Universität Dresden. Im Anschluß daran Tätigkeit im VEB Gleichrichterwerk Stahnsdorf in der Meßtechnikentwicklung. Seit 1982 ist er im Bereich Elektronik/Mikrorechenstechnik des VEB Elektronische Bauelemente Teltow tätig.

Funktion des Hauptspeichers

Der Hauptspeicher umfaßt volle 64 KByte. Damit außer ihm auch noch andere Baugruppen (Urloader, Bildschirm usw.) im Speichervolumen betrieben werden können, besitzt er eine Einrichtung zum Entadressieren. Dazu besitzt die Baugruppe einen Eingang für das K1520-Bußsignal READY. Aktiviert bei einem Speicherzugriff eine andere Baugruppe diese Leitung, so tritt der Hauptspeicher in dem Bereich, den die andere Baugruppe belegt, in den Hintergrund, indem der Lese- oder Schreibzugriff in einen Refreshzyklus umgewandelt wird. Dafür stehen bei Lesezyklen ca. 100 ns und bei Schreibzyklen etwas mehr als 1 Systemtakt zur Verfügung. Schaltet man mittels MEMDI-Signalen die anderen Baugruppen ab, so kommt automatisch der Hauptspeicher wieder hervor. Dieses Verfahren erleichtert die Speicherverwaltung ganz erheblich.

Um den Hauptspeicher auch bei 4 MHz Systemtakt ohne die lästigen WAIT-Zyklen betreiben zu können, schaltet die Zugriffslogik das RAS-Signal ca. 150 ns nach Aktivwerden des CAS-Signales ab. Damit wird den Speicherschaltkreisen genügend Zeit zum Rückschreiben der Information in die Matrix ver-

schaft. Das ist besonders wichtig für die sehr kurze Zugriffslücke zwischen M1- und Refreshzugriff beim Befehlsholezyklus des U880.

Funktion der MEMDI-Erzeugung

Dieser Schaltungsteil besteht aus 4 Flipflops, die über 8 OUT-Adressen einzeln gesetzt und gelöscht werden können. Die von den OUT-Befehlen ausgegebenen Daten sind dabei belanglos. Durch Systemreset werden alle vier Flipflops gelöscht. Welche MEMDI-Signale dabei gesetzt/gelöscht werden, kann man durch DIL-Schalter oder Wickelbrücken frei wählen. Leider war auf der Leiterplatte nicht mehr genügend Platz, so daß der Kopfbussteckverbinder entfallen mußte. Deshalb müssen die MEMDI-Signale am Wickelfeld C abgegriffen werden.

Zum Aufbau

Auf der Leiterplatte sind einige Stützkondensatoren (33 nF Epsilon sowie Elkos 47 µF/6,3V) vorgesehen, die im Stromlaufplan nicht extra angegeben wurden. Sie sind mit Cs bezeichnet. Alle Logikschaltkreise (außer Bustreiber und

Block (KByte)	Blockshiftfaktor	Blockmask
1	3	07H
2	4	0FH
4	5	1FH
8	6	3FH
16	7	7FH

Der Wert der "Extentmask" ergibt sich aus der Blockgröße und der Speicherkapazität der Disk:

Block (KByte)	Extentmask bei Disk < 256K	Disk > 256K
1	0	geht nicht
2	1	0
4	3	1
8	7	3
16	15	7

Bild 3 Verwendbare Blockgrößen

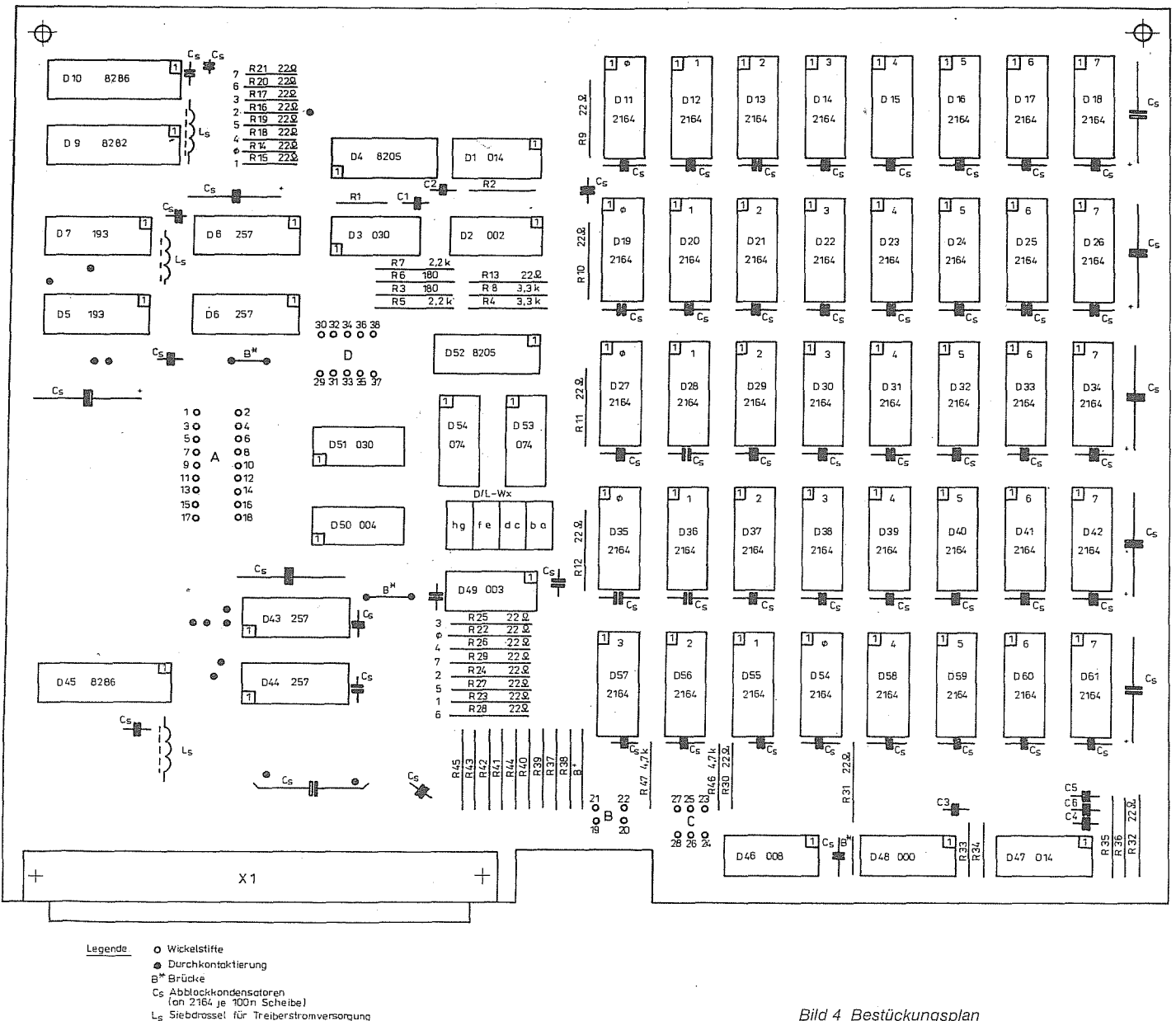


Bild 4 Bestückungsplan

Dekoder) sind Low-Power-Schottky-, also 74LSxxx-Typen. Im Stromlaufplan wird nur die Typnummer (also 193 entspricht 74LS193) angegeben.

Als Speicherschaltkreise können alle U2164-Typen eingesetzt werden.

Die Verzögerungsglieder in den RAS/CAS-Schaltungen wurden zu 390 pF und 100 ... 180 Ω gewählt.

Einbindung der RAM-Disk in das BIOS

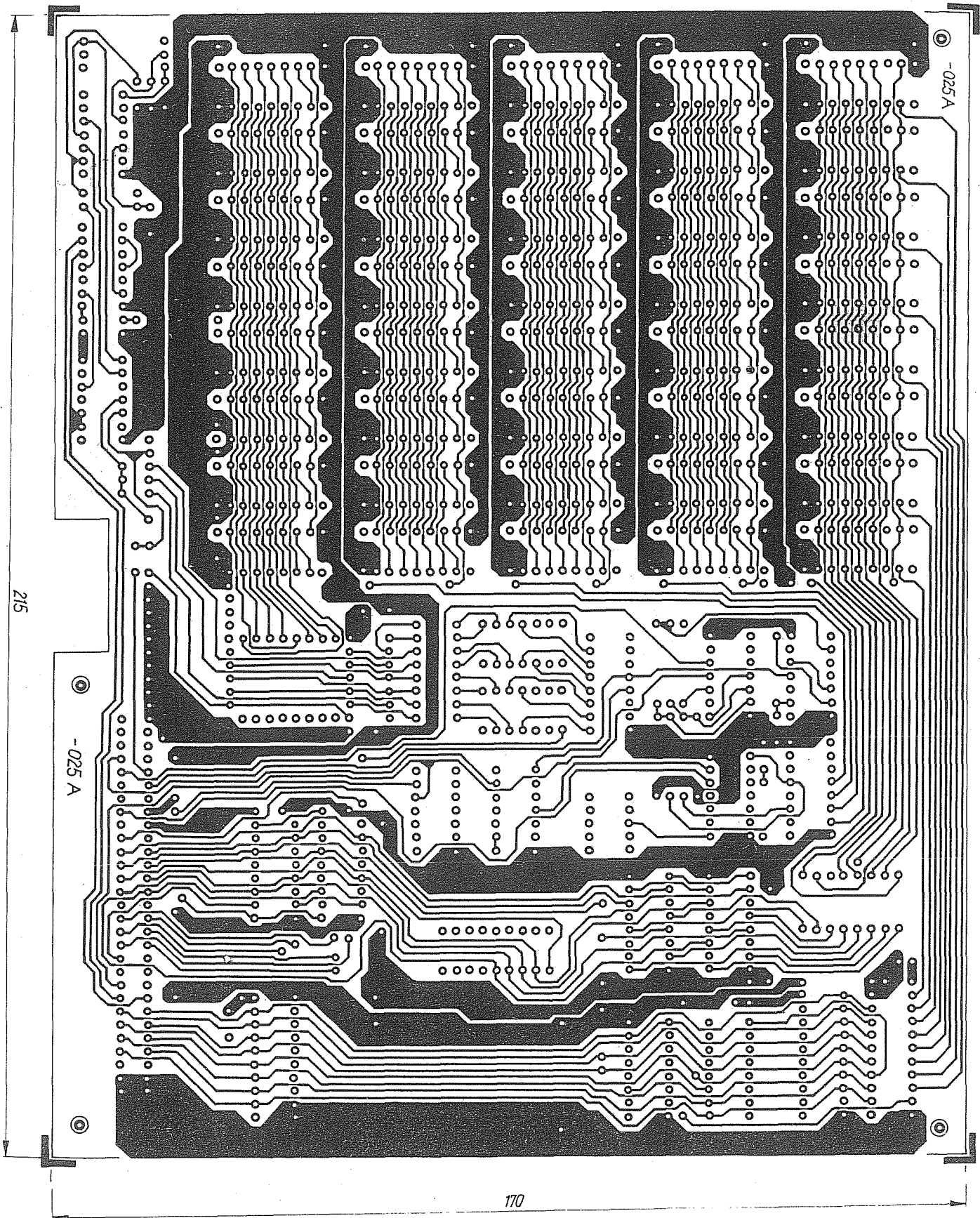
CP/M und ähnliche Plattenbetriebssysteme bestehen im wesentlichen aus 3 Teilen:

1. dem BIOS (Basis-Ein/Ausgabesystem)
2. dem BDOS (eigentliches Plattenbetriebssystem)
3. dem CCP (Kommandoprogramm).

Zur Einbindung der RAM-Disk muß das in Bild 2 gezeigte Bedienprogramm in das

BIOS eingefügt werden. Bei den meisten Systemen findet man im BIOS zwei oder drei Tabellen, in denen die Adressen der Disk-Parameter-Header (DPH) sowie die Adressen der zugehörigen Lese- und Schreibroutinen stehen. Dort muß man die eingefügten Programmteile eintragen. Wer mehr als 256

Bild 5 Layout Lötseite der RAM-Disk



KByte RAM-Disk einbauen will, muß allerdings den Disk-Parameter-Block (DPB) ändern. Da das BDOS jedes Laufwerk in maximal 256 Blöcke aufteilt, ist bei größeren Speichern die Blockgröße entsprechend Bild 3 im DPB zu vereinbaren. Wenn die RAM-Disk richtig ins BIOS eingebaut ist, so ergibt die Überprüfung mit STAT DSK:

folgende Antwort:

- E: Drive Characteristics
- 2048: 128 Byte Record Capacity
- 256: Kilobyte Drive Capacity
- 64: 32 Byte Directory Entries
- 0: Checked Directory Entries
- 128: Records/Extent
- 8: Records/Block
- 16: Sectors/Track
- 0: Reserved Tracks

☐ KONTAKT ☐

VEB Elektronische Bauelemente Teltow, Abt. EVP,
Ernst-Thälmann-Str. 10-15, Teltow, 1530;
Tel. 45 - 34 59

Bild 6 Layout Bestückungsseite der RAM-Disk

