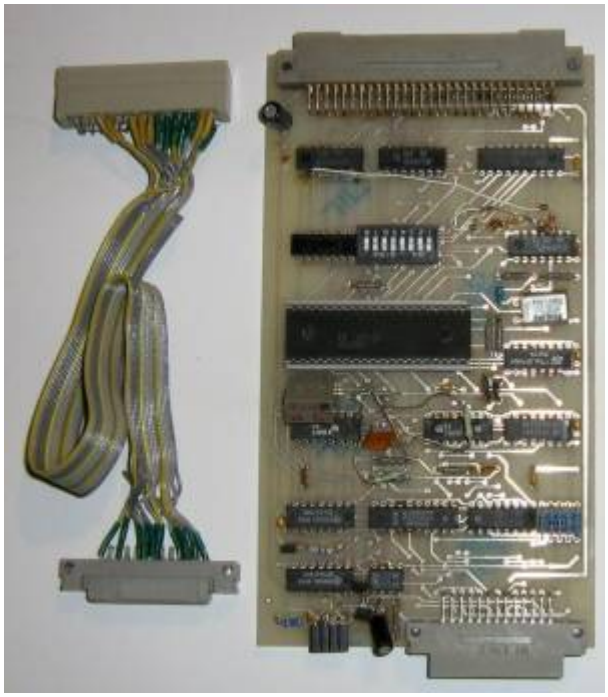
# FDC Floppycontroller



Jenaer Floppycontroller mit Kabel für 5 1/4„-Laufwerk.

```
FDC JENA

CFDC            equ    0F0h      ; FDC Steueregister
DFDC            equ    0F1h      ; FDC Datenregister
FDCON           equ    0F2h     ; Sel. LW (Motor+Head+Sel)
FDC1            equ    0F4h     ; Select Drive 1
FDC0            equ    0F6h     ; Select Drive 0
FDCZ            equ    0F8h     ; TC = high
```

## Allgemeine Hinweise zum Aufbau

Die gelötete Platte sollte zuerst auf ordentliche Lötstellen untersucht werden. Danach ist der Stromverbrauch ohne FDC zu überprüfen (Kurzschluss). Es ist vor allen auf die spannungsführenden Leiterzüge zu achten, die knapp an den Pin's der IC's vorbeiführen!!! Anschlüsse des Laufwerkes genau mit den Signalen der Platte vergleichen, um Fehlfunktionen zu unterbinden. Es gibt unterschiedliche Busse der einzelnen Laufwerke (1.2“-1.6„).

Bei Unsicherheit in entsprechender Literatur nachlesen, z.B. RFE oder Funkamateur. Weiterhin ist beim Anschluß des Laufwerkes darauf zu achten, dass das DRIVE-SELECT-SIGNAL (/SE:Pin B5),das MOTOR ON/OFF-SIGNAL (/MO:Pin A3) und HEAD LOAD (/HL:Pin B4) am Laufwerk miteinander verbunden werden müssen, da es softwaremäßig so angesteuert wird!!!!!!!!!

**Die Out- Adressen, welche vom BIOS angesteuert werden, sind F0H bis FAH**. Der High-Teil läßt sich mittels der Adressen AB4-AB7 hardwaremäßig einstellen. Das geschieht durch den Dip-Schalter oder einmal durch feste Drahtbrücken. Für F0H sind das die Leitungen 2,4,6 und 8 am Dip-Schalter. Der Low-Teil wird durch den Decoder 8205 bereitgestellt. Funktionsprüfung mittels

Pegelstift! Mit der Platte lassen sich zwei Laufwerke ansteuern, wird aber vom BIOS nicht unterstützt. Durch den zusätzlichen Einbau eines B555 konnte eine schnellere Datenübertragung erreicht werden. (kein ständiges Ausschalten des Schrittmotors nach RD/WR von 128 Byte!). Noch Etwas zum Reset. Auf der Platte ist das Reset vom Bus an den FDC gelegt (Hardwarereset). Nach Erfahrungen lassen sich nicht alle FDC's sofort zurücksetzen, Wiederholung ist angesagt. Im Bios wird auch ein „Softreset“ mittels OUT-Signal unterstützt (FAH). Wenn diese Funktion genutzt werden soll, muß eine Verbindung vom IC4 (DS8205) Pin 10 zum IC6 (DL004) Pin 3 mittels einer Drahtbrücke erfolgen. Dabei ist das RESET vom Bus (A20) zu t r e n n e n !!!! Eine Und/Oder Verknüpfung von Hard- und Softreset mittels einer Doppeldiode wäre dann denkbar.

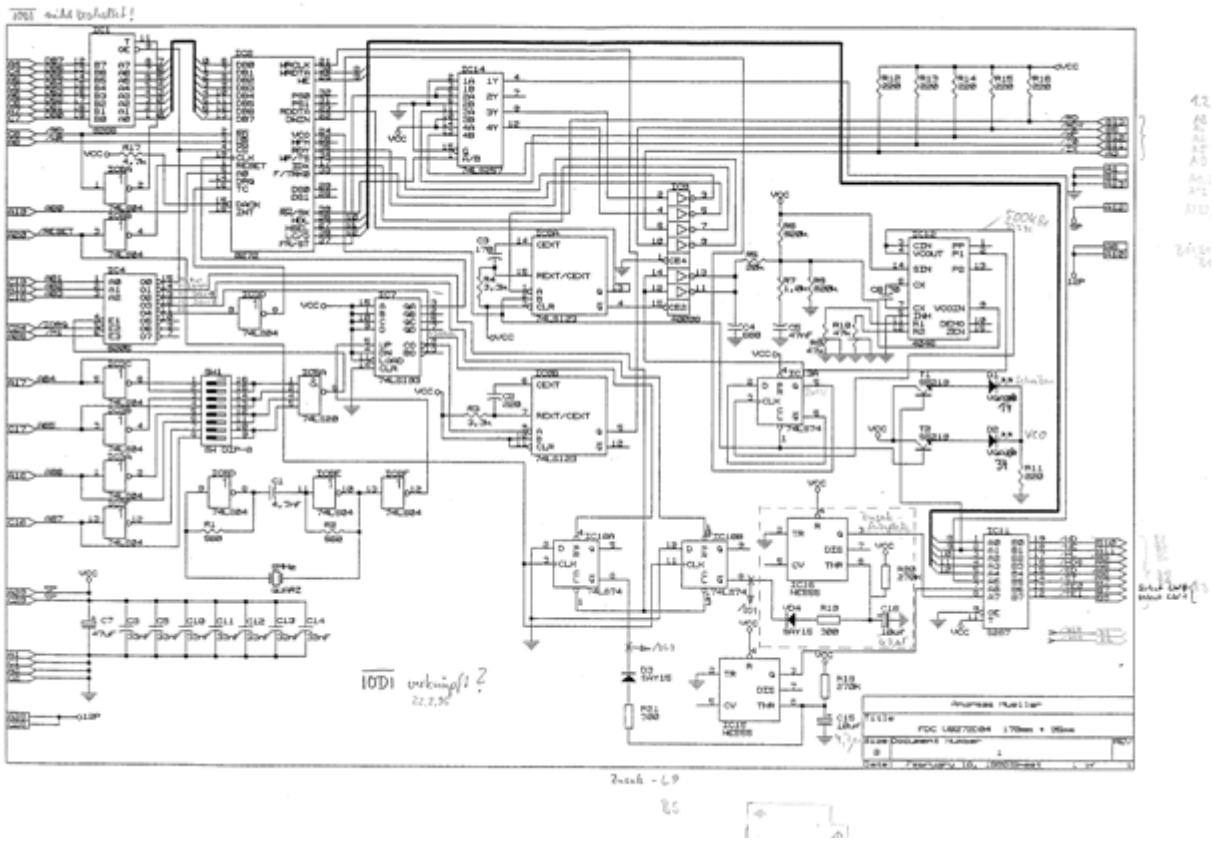
## Hinweise zur Installation eines 1.2 Diskettenlaufwerkes

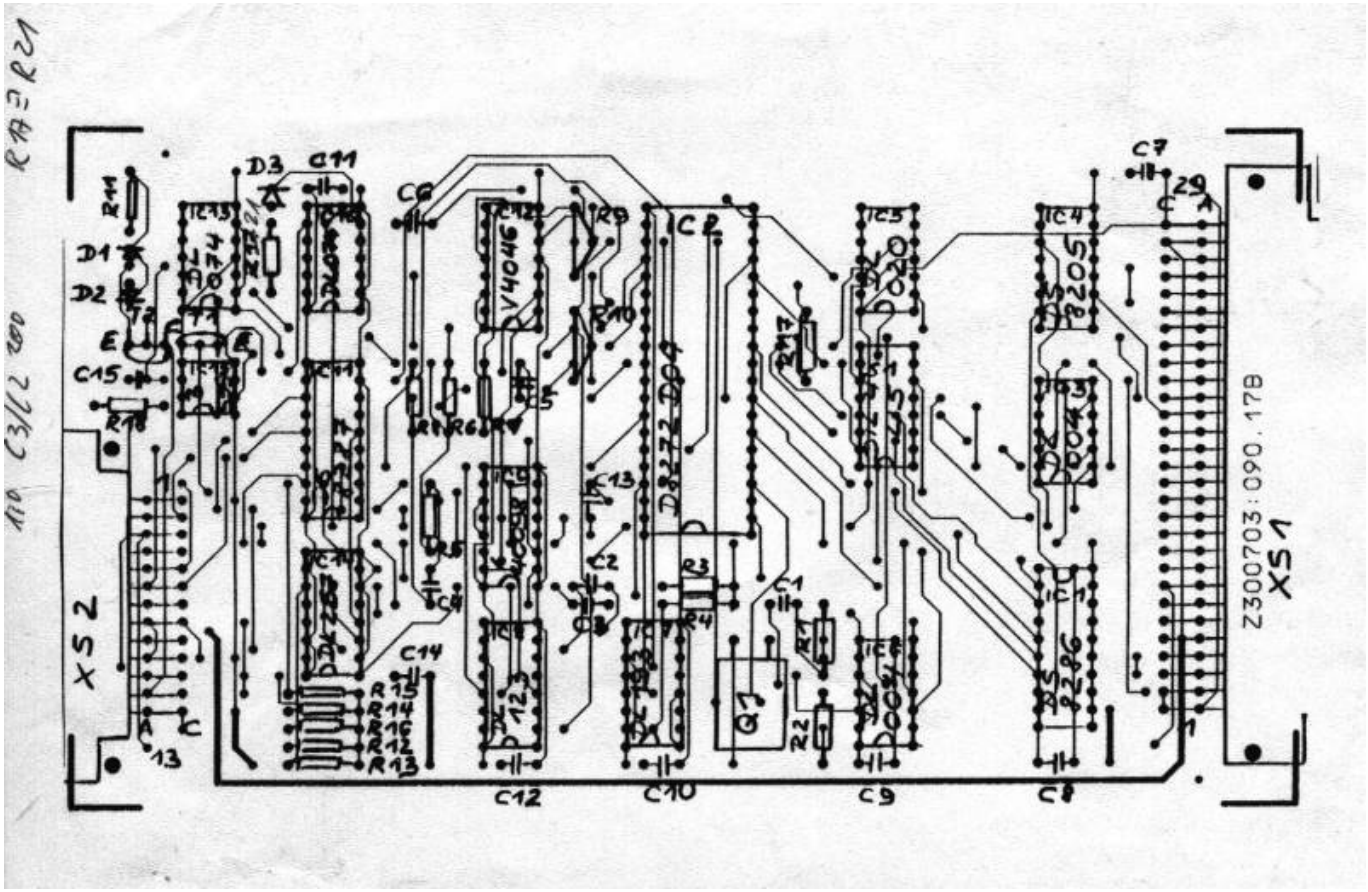
...an den Z1013,(bzw. 1.4 oder 1.6 Laufwerk 5/89)

Das Laufwerk 1.2 (K 5600.10/20) einschl. Leiterplatte benötigen 5V/1.25A und 12V/600mA. Eine stabile Stromversorgung ohne „Spannungseinbrüche“ ist unbedingt für die einwandfreie Funktion zu garantieren. Ein 1.4 Laufwerk benötigt ca. bei 5V/600 mA und 12V/300mA.

```
         Steckverbinder      Steckverbinder
         1.2 Laufw.          1.4 Laufw.
A1       Masse               2
A2       +5                  4   Head Load---|
A3       Motor ON            6               |
A4       Ready               8   Index       |
A5       Track 0             10  DS0     ----|
A6       Write Protect       12
A7       Fault Write         14
A8       Read Data           16 Motor ON
A9       Index               18 Step Direction
A10      Fault Reset         20 Step
A11      Masse               22 Write Data
A12      Masse               24 Write Enable
A13      Masse               26 Track 0
B1       Masse               28 Write Protect
B2       + 5                 30 Read Data
B3       + 5                 32 Head Select
B4       Head Load           34 Ready (nicht angesch.)
B5       Select---| Verbindung muss
B6       Step     | hergestellt werden !!!!
B7       Lock-----|-wird an DS 0 angeschl.
B8       Write Data
B9       Write Enable
B10      Step Direction
B11      + 12
B12      + 12
B13      + 12
```

Schaltbild (gdc + fdc)






Baubeschreibung

Die zugeörigen BIOS Files

From:
https://hc-ddr.hucki.net/wiki/ - **Homecomputer DDR**

Permanent link:
**https://hc-ddr.hucki.net/wiki/doku.php/z1013/module/fdc**

Last update: **2026/04/27 13:08**