Diese Leiterplatte wurde entsprechend des Artikels

Wolfram Kammer, Wolfgang Spindler
"RAM-Disk für K-1520-Systeme",

veröffentlicht in der Zeitschrift "Mikroprozessortechnik", Heft 3/1988 unter Berücksichtigung der vom Autor angegebenen Korrekturen produziert.

Diese Leiterplatte ist ein Erzeugnis für den Bevölkerungsbedarf und ist nicht für industrielle Anwendungen vorgesehen.

Vom Hersteller wird keine Garantie gewährt für

- die Funktion der Schaltung sowie die Möglichkeit einer soft- bzw. hardwaremäßigen Anpassung an eine spezielle Rechnerkonfiguration
- Beschädigung durch Löt- und Bestückungsfehler
- Fehler infolge unsachgemäßem Anschluß einschließlich Folgefehler
- Transportschäden.

Schadensersatzansprüche werden ausgeschlossen.

5431120 Jt 731/89 III/21/19

Frank Martin

PRÄCITRONIC

RAM-Disk-Leiterplatte für K-1520-Systeme

Werter Elektronikamateur!

Die Rechnerbaugruppe, die Sie als Bausatz erworben haben, ist eine kombinierte RAM-Disk- und Hauptspeicherbaugruppe des weiterentwickelten K 1520-Baugruppensortimentes. Sie wurde ursprünglich für industrielle Anwendungen entwickelt, ist jedoch ebensogut für Amateurzwecke einsetzbar. Ihr Hauptanwendungsgebiet liegt in der Umrüstung von Bürocomputern A 5120, Datenstationen K 8915 sowie anderen auf K 1520-Technik basierenden Rechnern, die mit dieser Baugruppe sowohl einen strom- und platzsparenden Hauptspeicher als auch ein zusätzliches sehr schnelles "Laufwerk" erhalten.

Kompatibilität mit Heimrechnern

Die in der DDR hergestellten Heimrechner sind zwar nicht aus K 1520-Baugruppen aufgebaut, aber sie besitzen alle einen von außen zugänglichen Systembus, der zumindest in seinen elektrischen Daten weitgehend dem K 1520-Systembus entspricht. Für den erfahrenen Amateur dürfte es daher nicht schwer sein, die vorliegende Baugruppe an einen derartigen Rechner anzuschließen. Dem kommt entgegen, daß die Baugruppe außer +5 Volt keine anderen Versorgungsspannungen benötigt und stromsparend ausgelegt wurde.
Anders sieht die Situation bei den Amateuren aus, die den Wunsch hegen, die RAM-Disk an anderweitige Rechner, so z.B. an importierte Heimrechner anzuschließen. Dabei sollte zuerst geprüft werden, ob der betreffende Rechner mit dem richtigen Mikroprozessor ausgerüstet ist. Es kommen nur solche Rechner in Frage, die den Prozessor Zilog Z 80 oder einen dazu kompatiblen Prozessor (wie den DDR-Typ U 880) enthalten. Sodann sollte bekannt sein, ob der Systembus-Anschluß (der natürlich vorhanden sein muß!) Signale führt, die den Signalen des K 1520-Systembusses entsprechen und ob die erforderlichen Input-/Output-Adressen in diesem Rechner noch frei verfügbar sind. Beim ZX-Spectrum sind z.B. alle geraden I/O-Adressen belegt, was zu Konflikten mit der RAM-Disk führt. Erfahrene Amateure werden derartige Fragen schnell klären können. An dieser Stelle ist eine Warnung angebracht: Die vorliegende Baugruppe besitzt in Schaltungstechnik und Design Industriequalität - sie fordert jedoch auch vom aufbauenden Amateur ein gewisses Maß an Fähigkeiten. Sie ist nicht als Erstlingswerk geeignet! Wer nicht über gründliche Kenntnisse und Fertigkeiten auf dem Gebiet der Mikrorechentechnik verfügt, sollte Aufbau und Inbetriebnahme einem erfahrenen Amateur überlassen.

Bestückungsvarianten

Für die Belange des Amateurs ist es durchaus nicht zwingend erforderlich, die gesamte Baugruppe auf einmal aufzubauen. Auf der Baugruppe sind drei Funktionsgruppen vorhanden, die bauelementemäßig weitgehend voneinander getrennt sind, daß man sie je nach Bedarf auch einzeln bestücken und benutzen kann:

1. Die eigentliche RAM-Disk. Diese umfaßt 4 Bänke zu je 64 KByte, die über Input- und Output-Befehle erreicht werden.
2. Der Hauptspeicher. Dieser umfaßt eine Bank von 64 KByte, die mit einer Einrichtung versehen ist, welche mittels des K 1520-Signals "/READY" das Betreiben von parallel zu dieser Bank liegenden anderen Hauptspeicherbaugruppen (EPROM, Bildschirmansteuerungen u.a.) ermöglicht.
3. Eine MEMDI-Erzeugung. Diese gestattet es, mittels OUT-Befehlen mehrere MEMDI-Signale zum Ein- und Ausschalten von anderweitigen Baugruppen zu erzeugen.

So kann man beispielsweise zunächst nur den Hauptspeicher bestücken und in Betrieb nehmen. Damit kann man erst einmal eine einfache Rechnervariante (Beispiel: ZVE K 2521, Bildschirmansteuerung und Hauptspeicher) mit einem Monitorprogramm aufbauen. Später bestückt man dann die RAM-Disk und baut sein System aus, so daß man dann zu einem richtigen Betriebssystem übergehen kann. (z.B. CP/M 2.2, SCP, CPA, DAC usw.)

Anforderungen an den Rechner

Die Anforderungen, die die vorliegende Baugruppe an den Rechner stellt, in dem sie betrieben werden soll, sind gering und bei fast allen Rechnern erfüllbar, die nicht intern mit Trickschaltungen oder sehr unvollständiger Dekodierung von Adressen arbeiten.
Für die eigentliche RAM-Disk wird ein zusammenhängender Input-/Output-Adreßbereich von 8 Plätzen (entspricht 3 Bit) benötigt. Über ein Wickelfeld kann die Lage dieses Adreßbereiches im Adreßraum des Rechners in gewissen Grenzen eingestellt werden. Die Adreßbit's A3...A7 sind an ein Wickelfeld geführt, wo sie mit 5 Eingängen verbunden werden, von denen 3 High und 2 Low sein müssen, um die RAM-Disk anzusprechen. Die Adreßbit's A0...A2 gehen fest an einen Dekoder, der die Bänke selektiert. Dies ist beim Anschluß an Rechner mit unvollständiger Dekodierung zu beachten. So belegt z.B. der ZX-Spectrum alle (!) I/O-Adressen, bei denen das Adreßbit A0 Low ist. Will man die Baugruppe an derartige Rechner anschließen, so sind Layoutänderungen auf der Baugruppe unvermeidlich.

Die auf der Baugruppe befindliche Hauptspeicherbank umfaßt mit 64 KByte den gesamten adressierbaren Hauptspeicher. Sie ist nicht in Teilbänke teilbar. Damit neben ihr auch noch andere Baugruppen im Hauptspeichervolumen des Rechners betrieben werden können, besitzt sie eine Einrichtung zum Entadressieren. Dazu wird das K 1520-Bussignal "/READY" benutzt. Sobald eine andere Baugruppe angesprochen wird, aktiviert sie dieses Signal. Das erkennt die Entadressierschaltung, wandelt den begonnenen Speicherzugriffszyklus in einen Refreshzyklus um und hält die RAM-Bank ab, an dem begonnenen Buszyklus teilzunehmen. Die Funktion der Hauptspeicherbank und damit des gesamten Rechners ist also nur dann gewährleistet, wenn die übrigen Baugruppen das "/READY"-Signal aktivieren, sobald sie von der CPU adressiert werden. Dies trifft für importierte Heimrechner im allgemeinen nicht zu.
Letztendlich benötigt die auf der Baugruppe befindliche MEMDI-Erzeugung ähnlich der RAM-Disk auch acht aufeinanderfolgende I/O-Adressen, die in gewissen Grenzen mittels Wickelfeld gewählt werden können.

Vorbereitungen zum Aufbau

Bevor Sie mit dem Aufbau der Baugruppe beginnen, sollten Sie Ihr Werkzeug einer sorgfältigen Prüfung unterziehen. Zunächst benötigen Sie einen oder mehrere Glashaarpinsel zum Feinsäubern der Leiterplatte. Ebenso benötigen Sie einen Durchgangsprüfer und eine sehr starke Lupe (z.B. die beim Optiker erhältliche Uhrmacherlupe) sowie eine Schreibtischlampe. Mit dem Glashaarpinsel säubern Sie die Leiterplatte, bis die Leiterzüge völlig metallisch blank sind. Dies sollte vorsichtig geschehen, wobei der Pinsel immer in Richtung der Leiterzüge geführt wird. Durch Transport, Lagerung und Versand bilden sich auf Kupferflächen immer Oxidschichten, die erst einmal entfernt werden müssen. Lupe und Schreibtischlampe dienen zur Kontrolle der Leiterplatte. Nach dem ersten Säubern folgt die erste Kontrolle der Leiterplatte auf Haarrisse und Haarbrücken. Dazu beleuchten Sie die Platte von hinten und kontrollieren mit der Lupe sämtliche Leiterzüge und Zwischenräume. Diese Kontrolle ist zugegebenermaßen aufwendig und mühselig - man braucht als Amateur schätzungsweise 2 Tage dafür - die Industrie benutzt dafür rechnergesteuerte Automaten, die Millionen kosten. Diese Kontrolle ist nicht als Mißtrauen gegen den Hersteller zu verstehen, sondern ist eine Sorgfaltspflicht, die aus dem Schwierigkeitsgrad der vorliegenden Baugruppe resultiert.
Den Durchgangsprüfer werden Sie benötigen, um nach dem Einlöten der Durchkontaktierungen und der passiven Bauelemente die Platte zwischenzuprüfen. Nach

dem Einlöten der Halbleiterbauelemente sollten Sie ihn nicht mehr benutzen, es sei denn, Sie besitzen einen, bei dem Sie ganz genau wissen, daß er für Schaltkreise ungefährlich ist.
Als nächstes Werkzeug benötigen Sie einen passenden Lötkolben, einen feinen scharfen Seitenschneider, eine sehr feine Pinzette (im Feinmechanikerhandel werden diese als "Kornzange" bezeichnet), Feinlötzinn und Kolophonium oder reine Kolophoniumlösung. Für die bevorstehenden Lötarbeiten können Sie jedoch nicht jeden Lötkolben verwenden. Für Sie kommen nur Feinlötkolben mit Leistungen von 20...30 Watt sowie die seit einiger Zeit im Handel befindlichen elektronisch geregelten Lötkolben in Betracht. Alle gröberen Lötkolben, Lötpistolen, Lötnadeln und dergleichen sind nicht verwendbar. Der verwendete Feinlötkolben muß unbedingt eine auswechselbare Lötspitze besitzen. Das ist wichtig! Es wird erfahrungsgemäß am Lötkolben von vielen Amateuren, aber auch von Berufs-Elektronikern oft schwer gesündigt. Zerfressene Spitzen, falsche Temperaturen und schlechte Verzinnung der Spitze sind oft Ursache für späteren Ärger bei Inbetriebnahme und Benutzung. Mit Lötkolben verhält es sich wie mit Schnitzwerkzeugen: Sie sind vom Hersteller vorgefertigt, müssen aber vor Gebrauch vom Benutzer erst einmal für die spezielle Verwendung zugerichtet werden. Dazu entnehmen Sie dem Kolben die Lötspitze und schmieden sie mit kleinem Hammer auf einem möglichst glatten Amboß kalt aus. Die Feile bleibt im Schrank! Durch das kalte Ausschmieden wird die Spitze gehärtet und übersteht so auch längeres Löten, ohne allzu schnell Ausfraß-Stellen zu bekommen. Wichtig ist die Form der Lötspitze: Sie sollte wie eine feine Schraubenzieherklinge mit ca. 1,5 mm Breite und ca. 0,5 mm Dicke an der Spitze aussehen. In ca. 10...12 mm Abstand von der Spitze sollte der volle Schaftdurchmesser erreicht sein, damit die Wärme gut zur Spitze fließen kann. Stecken Sie die Spitze beim Löten immer bis zum Anschlag in den Lötkolben hinein, sonst überhitzen sich nämlich die hinteren Teile der Heizpatrone und der Kolben lebt nicht lange. Bevor Sie die Spitze jedoch benutzen, wird sie nach dem Ausschmieden mit einem Dreikantschaber vorsichtig geglättet und am besten mit einem zweiten Lötkolben gut verzinnt.
Letztendlich benötigen Sie auch noch einen einfachen TTL-Prüfstift, ein Voltmeter und ein Labornetzteil (5 Volt, ca. 1 Ampere) für die Inbetriebnahme.

Der Aufbau

Zunächst wird, wie im vorigen Absatz beschrieben, die gesamte Leiterplatte gereinigt und geprüft. Als erste Lötarbeit folgt dann das Setzen der Durchkontak-

tierungen. Dazu gibt es zwei sinnvolle Verfahren: Man kann z.B. blanke, gut gesäuberte starke Kupferdrähte unverzinnt in die Löcher drücken, beidseitig verlöten und abkneifen. Dies setzt allerdings einige Übung voraus, um nicht das auf der Rückseite befindliche Lötauge abzureißen. Besser ist es, dünnen Schaltdraht von ca. 0,3 mm Durchmesser zu benutzen, wie er für Wickelverdrahtungen verwendet wird. Nachdem man ein Stück abisoliert und gut verzinnt hat, wird daraus mit der Pinzette eine Art Splint geformt (Haarnadelform mit verdicktem Kopf), den man dann durch das Loch steckt, auf der Rückseite auseinander spreizt und beidseitig verlötet. Nach dem Setzen der Durchkontaktierungen wird der Bus-Steckverbinder aufgesetzt, befestigt und verlötet. Danach folgt eine gründliche Zwischenprüfung mit Lupe und Durchgangsprüfer. Als Nächstes folgen die passiven Bauelemente bis auf die Verzögerungsglieder:

R1-C1, R2-C2, R33-C3, R34-C4, R35-C5, R36-C6

Diese werden erst nach der Funktionsprobe der TTL-Schaltungsteile eingesetzt. Anschließend werden die TTL-Schaltkreise bestückt. Bevor Sie einen Schaltkreis aufsetzen, reinigen Sie dessen Lötaugen noch einmal mit dem Glashaarpinsel. Dann wird das Lötzinn auf der frisch gereinigten Fläche leicht und sauber den Schaltkreisanschluß umfließen, was besonders auf der B-Seite sehr wichtig ist. Erfahrungsgemäß hat man den meisten Ärger mit nichtfunktionierenden Schaltungen durch vergessene oder kalte Lötstellen auf der B-Seite von Schaltkreisanschlüssen. Nach jedem bestückten Schaltkreis lassen Sie deshalb eine gründliche Kontrolle mit der Lupe auf Zinnbrücken und vergessene oder unschön erscheinende Lötungen (die meist eine kalte Lötstelle enthalten) folgen.
Nachdem nun die Baugruppe bis auf die RAM-Schaltkreise und die Verzögerungsglieder bestückt ist, folgt noch einmal eine Kontrolle - diesmal aber auf richtige Bestückung. Folgende Fehler werden beim Bestücken am häufigsten gemacht:

- falscher Schaltkreistyp bestückt, besonders bei Importschaltkreisen (SU-Typen)
- Elektrolytkondensatoren verpolt
- Schaltkreise verpolt.

Wenn bisher alles fehlerfrei abgelaufen ist, folgt eine erste Funktionskontrolle. Dazu wird die Baugruppe an ein mit einer Strombegrenzung von ca. 1 Ampere ausgestattetes Labornetzteil angeschlossen. Zunächst werden mit einem Voltmeter die Versorgungsanschlüsse aller Schaltkreise (Masse und +5 V) kontrolliert. Dann werden die gewünschten I/O-Adressen für RAM-Disk und MEMDI-Erzeugung sowie die gewünschten MEMDI-Signale durch Verdrahten der Wickelfelder eingestellt.

Anschließend werden alle an den Systembus gehenden Leitungen mit TTL-Prüfstift und einem 220 Ohm Widerstand, den man zwischen Leitung und Masse bzw. +5 Volt legt, überprüft, ob sie High und Low werden können und nicht etwa auf einem festen Potential "kleben". Danach werden die Signalpfade nach Stromlaufplan mittels TTL-Prüfstift und Einspeisung von High- und Lowsignalen am Systembus-Steckverbinder statisch durchgeprüft. Schritt für Schritt werden dann auch die Verzögerungsglieder eingesetzt. Als Richtwerte kann man 180 Ohm und 390 pF nehmen. Wer einen guten Laboroszillografen benutzen kann, sollte dies auch tun und die im Stromlaufplan angegebenen Zeilen einstellen. Wenn soweit sichergestellt ist, daß die TTL-Logik auf der Leiterplatte richtig funktioniert, wird erst einmal in jede RAM-Bank ein Speicherschaltkreis eingesetzt und der erste Test am Rechner kann folgen.

A c h t u n g ! Falls Sie RAM-Schaltkreise im Metall-Keramik-Gehäuse einsetzen, so achten Sie unbedingt darauf, daß Sie niemals aus Versehen Kurzschlüsse zwischen der Metallkappe und einem Anschlußbein verursachen. Dies führt nämlich beim Anlegen der Betriebsspannung zur sofortigen Zerstörung des betreffenden Schaltkreises. Auch hier hilft die Kontrolle mit der Lupe.

Wie man die Hauptspeicherbank durch Beschreiben und Lesen testet, braucht hier wohl nicht weiter erläutert zu werden. Je nach Rechner und persönlichem Geschmack wird der eine Amateur wohl ein paar Zeilen BASIC schreiben, während der andere eine bereits vorhandene Funktion seines Monitors benutzt. Für Tests an der RAM-Disk ist es allerdings ratsam, das im Anhang befindliche kleine Testprogramm zu benutzen, nachdem man es an die eigenen Verhältnisse angepaßt hat. Mit BASIC läßt sich die RAM-Disk zwar ebenso gut testen, aber das dauert nicht Sekunden, sondern je nach Prüftiefe Minuten bis Stunden.
Natürlich werden vom Testprogramm jetzt noch Fehler gemeldet, da ja nur 1 Bit in jeder Adresse bestückt ist, aber man kann schon erkennen, ob sich dieses beschreiben und lesen läßt. Ist dies der Fall, so werden die übrigen Speicherschaltkreise bestückt und wieder getestet. Wenn man alles richtig gemacht hat, so wird sich der Hauptspeicher auf Anhieb richtig beschreiben und lesen lassen. Dies ist jedoch nur die halbe Prüfung. Wer sich mit dem Signalspiel des U 880-Prozessors gut auskennt, weiß, daß es einen gravierenden Unterschied zwischen dem Lesezyklus und dem Befehlsholezyklus gibt. Erst wenn man ein Maschinenprogramm in den RAM geladen und sich von dessen korrekter Arbeit überzeugt hat, ist die Inbetriebnahme erfolgreich abgeschlossen.

Was tun, wenn es trotzdem nicht geht

Wenn man sicher ist, daß keine defekten Bauelemente verwendet wurden oder durch Fehler bei Aufbau und Inbetriebnahme kaputtgegangen sind, so kommen als Ursachen nur folgende Dinge in Betracht:

1. Der Rechner, in dem die Baugruppe betrieben werden soll, erzeugt kein ordentliches "/READY"-Signal. Beim Lesen sollte /READY spätestens 100 ns nach Aktivwerden von /MREQ anliegen und beim Schreiben steht dafür ein ganzer Systemtakt zur Verfügung. Nach dem Verschwinden von /MREQ soll auch /READY so schnell abgeschaltet werden, daß es beim Beginn des nächsten Buszyklus sicher verschwunden ist. Bei Eigenbau-Baugruppen sollte man /READY entweder mit einem TTL-Gatter (DL003 o.a.) oder mit einem einigermaßen schnellen Schalttransistor (SS 219) erzeugen.
2. Die I/O-Adressen der Baugruppe sind im Rechner anderweitig belegt.
3. Der Rechner wird durch Wait-Zyklen so sehr gebremst, daß der Refresh nicht mehr gesichert ist.
4. Unter den RAM-Schaltkreisen befinden sich Exemplare, die mehr als 250 ns Zugriffszeit bzw. mehr als 460 ns Zykluszeit benötigen.
5. Die Verzögerungsglieder auf der Baugruppe liefern im Zusammenspiel mit den TTL-Schaltkreisen und der gewählten Taktfrequenz des Rechners ungünstige Zeitabläufe.

Am besten ist es in solchen hartnäckigen Fällen, das Signalspiel bei laufendem Rechner mit einem guten Oszillografen, der auch noch 10 ns ordentlich auflösen kann, zu kontrollieren:

- 60 ns nach der HL-Flanke von /WR oder /RD soll die Adreßumschaltung von RAS-Adressen auf CAS-Adressen erfolgen.
- 100 ns nach der HL-Flanke von /WR oder /RD soll das CAS-Signal an Pin 11 von D46 erscheinen.
- 150 ns nach Erscheinen des CAS-Signals an Pin 11 von D 46 soll /RAS abgeschaltet werden.

Mit der angegebenen Bestückung und den Verzögerungsgliedern zu 390 pF und 180 Ohm werden diese Werte recht genau erreicht. Damit ist der langsame Anfalltyp U 2164-C 25 in Systemen mit 2,5 MHz bis ca. 3,5 MHz Taktfrequenz absolut sicher betreibbar. Bei einer Taktfrequenz von 4,0 MHz ist dieser Typ ebenfalls noch sicher betreibbar, man sollte jedoch dann die angegebenen Zeiten unbedingt mit einem Oszillografen kontrollieren, was bei langsamerem Takt aufgrund der größeren zulässigen Toleranzen nicht erforderlich ist.

Zur Funktion der RAM-Disk

Der Zugriff auf die RAM-Disk erfolgt über I/O-Befehle. Sobald die CPU die richtige Grundadresse auf den Adreßbus gelegt und /IORQ aktiviert hat, wird der Ausgang von D3 Low. Dies führt über 2 NOR-Gatter zur Aktivierung vor /RAS. Die Widerstände R3, R4, R5 erzeugen eine gewisse Hysterese, die notwendig ist, um Nadelimpulse auf dem Low-Potential des Ausganges von D3 zu unterdrücken. Diese können auftreten, wenn der Bustreiber D10 auf stark kapazitiv belastete Busleitungen arbeiten muß.
Wenn AB2=High ist (Zugriff auf den Adreßzähler), dann sperrt ein NOR-Gatter die Erzeugung von /RAS. Das zweite NOR-Gatter erzwingt die /RAS-Erzeugung, wenn /RFSH und /MREQ aktiv sind. Durch /RFSH schalten die Adreßmultiplexer D6 und D8 die Refreshadresse vom Adreßbus an die RAM-Matrix. Der Datenbustreiber wird nur beim echten I/O-Zugriff aktiviert. Normalerweise treibt er von der CPU zur RAM-Matrix, bei aktivem /RD-Signal wird er jedoch umgeschaltet. Vom Ausgang von D3 führt ein zweiter Signalpfad über eine Verzögerungskette zum Dekoder D4. Nach einer ersten Verzögerung wird das Umschaltsignal für die Adressen (RAS-Adr.==>CAS-Adr.) abgeleitet. Die RAS-Adressen stammen aus einem ladbaren 8 Bit-Zähler (2 x DL193) und gelangen über D6 und D8 zur RAM-Matrix. Die CAS-Adressen stammen aus einem Latch D9. Die gewünschte Speicherbank wird über den Dekoder D4 ausgewählt. Dieser aktiviert nach Freigabe über die Verzögerungskette das zugehörige /CAS-Signal. Für die übrigen Bänke ist der Zugriff daher nur ein zusätzlicher Refreshzyklus. Sobald die CPU /IORQ wieder abgeschaltet, werden auch /RAS und /CAS sofort passiviert. In der Zugriffspause schaltet dann auch die Verzögerungskette wieder zurück. Mit der Rückflanke jedes I/O-Zugriffs wird der RAS-Adreßzähler weitergeschaltet. Damit kann man im Bedienprogramm die für derartige Zwecke sehr günstigen INIR- und OTIR-Befehle benutzen.

Zur Funktion der Hauptspeicherbank

Die Ansteuerung der Hauptspeicherbank weist einige Ähnlichkeiten mit der RAM-Disk auf. Auch hier werden die Signale für die RAM's durch Verzögerungsketten erzeugt. Sobald /MREQ aktiv wird, aktiviert es /RAS und gibt ein Tor in der /CAS-Erzeugung frei. Sobald /RD oder /WR aktiv wird, schaltet dieses nach ca. 60 ns die Adreßmultiplexer D43 und D44 um. Nach Passieren des /MREQ-Tores und des darauffolgenden Entadressiertores aktiviert es dann /CAS. Gleichzeitig wird eine Verzögerungskette gestartet, die nach ca. 150 ns /RAS wieder abschal-

tet, wenn es bis dahin nicht durch das Ende des CPU-Zugriffes ohnehin schon wieder abgeschaltet worden ist. Beim Lesezugriff bleiben die gelesenen Daten unabhängig von /RAS solange an den Datenausgängen lesbar, wie /CAS noch aktiv bleibt. Beim Schreibzugriff übernehmen die RAM-Schaltkreise die Informationen mit dem Aktivwerden von /CAS.

A n h a n g 1 : Zwei Testprogramme für die RAM-Floppy

```
        PN  RTEST
;
;       RAM-Disk-Test 1
;       ===============
;  (Beschreibbarkeit aller Zellen und Datenerhalt)
;
; RAM-Floppy-Adresse
RFL:    EQU ØEØH
;
; ca. 8 K freier RAM ab FRAM erforderlich
FRAM:   EQU 1ØØØH
FREND:  EQU 2ØØØH
;
; benutzte Monitorfunktionen
PRINT:  EQU  26H        ;Text auf Bildschirm
AUKO4:  EQU  3CH        ;HL => 4xHEXA
AUKO2:  EQU  3FH        ; A => 2xHEXA
CO:     EQU  8          ;Zeichen auf Bildschirm
MONI:   EQU  29H        ;Rücksprung
;
        ORG  ØEØØH
        LD   HL,FRAM
FILL1:  LD   <HL>,L
        INC  HL
        LD   A,H
        CMP  H<FREND>
        JRC  FILL1-#
;
        CALL PRINT
        DB   'RFL-Test 1'
        DB   1EH
        NOP
;
; Alle Zellen beschreiben
;
        LD   DE,Ø
;
;DE=Ø...3FF (1Ø24 Sektoren zu je 256 Byte)
ZYKL1:  XOR  A
        OUT  RFL+7          ;LOW
        LD   A,E
        OUT  RFL+6          ;HIGH
        LD   HL,FRAM
        ADD  HL,DE
        LD   A,D
```



```
        OR   RFL
        LD   C,A
        LD   B,Ø
        OTIR
        INC  DE
        LD   A,D
        CMP  4
        JRC  ZYKL1-#
;
; Warten um Refreshwirkung zu testen
        LD   B,4
        LD   HL,Ø
WART:   DEC  HL
        LD   A,L
        OR   H
        JRNZ WART-#
        DJNZ WART-#
;
; Lese- und Vergleichs-Zyklus
;
        LD   DE,Ø
;DE=Ø...3FF
LZYK1:  XOR  A
        OUT  RFL+7          ;LOW
        LD   A,E
        OUT  RFL+6          ;HIGH
        LD   HL,FREND
        LD   A,D
        OR   RFL
        LD   C,A
        LD   B,Ø
        INIR
        PUSH DE
        CALL PRINT
        DB   1EH
        DB   'Block:
        NOP
;
        LD   H,D
        LD   L,E
        CALL AUKO4
        LD   HL,FRAM
        ADD  HL,DE
        EX   DE,HL
        LD   HL,FREND
        LD   B,Ø
; Vergleich Soll-Ist
VGL1:   LD   A,<DE>
        CMP  <HL>
        JRZ  GUT1-#
;
; Fehlerstelle anzeigen
;  ADR:IST-SOLL
        CALL AUKO4
        LD   C,':'
        CALL CO
```

```
        LD   A,<DE>
        CALL AUK02
        LD   C,'-'
        CALL CO
        LD   A,<HL>
        CALL AUK02
        LD   C,1EH
        CALL CO
;
GUT1:   INC  HL
        INC  DE
        DJNZ VGL1-#
        POP  DE
        INC  DE
        LD   A,D
        CMP  4
        JRC  LZYK1-#
        CALL PRINT
        DB   'ENDE'
        NOP
        JMP  MONI
;
;*****************************************************************
;
;       RAM-Disk-Test 2
;       ===============
;  (Bankunterscheidung, Adreßlatch, Adreßzähler)
;
;
; Bereich FRAM..FRAM+ØFFFH mit ØE5H füllen
;
        LD   HL,FRAM
FILL:   LD   <HL>,ØE5H
        INC  HL
        LD   A,H
        CMP  H<FREND>
        JRC  FILL-#
;
; MELDUNG
        CALL PRINT
        DB   'RFL-Test 2'
        DB   1EH
        NOP
;
; Zuerst gesamte RAM-Floppy beschreiben.
; Jeder 256-Byte-Block wird wie folgt beschrieben:
;
; <Adr,E5,E5,E5,E5,E5,E5,Block,Bank,E5,.......,E5,AA>
;
        LD   DE,Ø           ;BANK Ø, BLOCK Ø
; ADR.BIT Ø..7 WERDEN BEIM OTIR/INIR HOCHGEZAEHLT
;E <Ø..FF>= ADR.BIT 8-15 VORGEBEN
;D <Ø...3>= ADR.BIT 16-18=BANKADRESSE
ZYKL:   XOR  A
        OUT  RFL+7          ;ADR Ø..7 MIT Ø VORGEBEN
        LD   A,E
        OUT  RFL+6          ;ADR 8..15
        LD   HL,FRAM
        LD   <FRAM+8>,DE
        LD   A,ØAAH
        LD   <FRAM+255>,A
        LD   A,D
        OR   RFL            ;+GRUNDADRESSE
        LD   <FRAM>,A
        LD   C,A
        LD   B,Ø            ;256 BYTES
        OTIR
        INC  DE
        LD   A,D
        CMP  4              ;LETZTE BANK VOLL?
        JRC  ZYKL-#
;
; JETZT WIRD GELESEN UND VERGLICHEN
        CALL PRINT
        DB   'LESEN!'
        DB   1EH
        NOP
        LD   DE,Ø
;DE=Ø...3FF STARTPUNKTE
LZYKL:  XOR  A
        OUT  RFL+7          ;ADR Ø..7 MIT Ø VORGEBEN
        LD   <FRAM+8>,DE
        LD   A,E
        OUT  RFL+6          ;ADR 8..15
        LD   HL,FREND       ;PUFFER FREND..FREND+FFH
        LD   A,D
        OR   RFL            ;+GRUNDADRESSE
        LD   <FRAM>,A
        LD   C,A
        LD   B,Ø
        PUSH DE
        INIR
;
        CALL PRINT
        DB   'Block:
        NOP
        LD   H,D
        LD   L,E
        CALL AUK04          ;ADR AUSGEBEN
        LD   C,'-'
        CALL CO
        LD   HL,<FREND+8>
        CALL AUK04
        LD   C,1EH
        CALL CO
        LD   DE,FRAM
        LD   HL,FREND
        LD   B,Ø
VGL:    LD   A,<DE>
        CMP  <HL>
        JRZ  GUT-#
; DIFFERENZ AUFGETRETEN
```

```
            CALL AUK04
            LD   C,':'
            CALL CO
            LD   A,<DE>
            CALL AUK02
            LD   C,'-'
            CALL CO
            LD   A,<HL>
            CALL AUK02
            LD   C,1EH
            CALL CO
            PUSH HL
            LD   HL,Ø
WA:         DEC  HL
            LD   A,H
            OR   L
            JRNZ WA-#
            POP  HL
GUT:        INC  HL
            INC  DE
            DJNZ VGL-#
            POP  DE
            INC  DE
            LD   A,D
            CMP  4
            JRC  LZYKL-#
            CALL PRINT
            DB   'ENDE'
            NOP
            JMP  MONI
;
            END
```


A n h a n g 2 :

Artikel "RAM-Disk für K-1520-Systeme" entnommen der Zeitschrift "Mikroprozessortechnik", Heft 3, 1988. Verfasser: Wolfram Kammer, Wolfgang Spindler, VEB Elektronische Bauelemente Teltow.

RAM-Disks sind nützliche Einrichtungen, die wohl besonders von denjenigen sehr geschätzt werden, die an Rechnern mit Kassettenbandspeichern ihre Geduld üben müssen. Aber auch im Vergleich zur Diskette kann die RAM-Disk erstaunliche Geschwindigkeit bieten. Wer schon einmal in längeren Assemblerquellen mit einem Textverarbeitungsprogramm wie TP herumgesucht hat, weiß ein Lied davon zu singen. Hier wird nun eine konkrete Schaltung einschließlich Layout vorgestellt, die außer einer RAM-Disk von 256 KByte auch noch einen kompletten Hauptspeicher sowie eine MEMDI-Erzeugung enthält. Beiliegendes Blatt zeigt die Schaltung. Die eigentliche RAM-Disk wird über IN- und OUT-Befehle bedient und tangiert den Hauptspeicher nicht.

Funktion der RAM-Disk

Zum Adressieren von 256 KByte werden 18 Adreßbits benötigt. Die niederwertigsten 8 Bit stellt ein vom Programm mittels OUT-Befehl ladbarer Adreßzähler (2 x 74LS193) bereit. Die nächsthöheren 8 Bit müssen vom Programm in ein Oktallatch (DS8282) geladen werden. Die restlichen 2 Bit stecken in der Peripherieadresse, unter der das Bedienprogramm anschließend die RAM-Disk liest oder beschreibt. Nach jedem Zugriff inkrementiert die Zugriffslogik der RAM-Disk den o.g. Adreßzähler. Damit sind INIR- und OTIR-Befehle für das Umladen der Daten bestens geeignet. Die RAM-Disk belegt insgesamt 8 E/A-Adressen nach folgendem Schema:

Grundadresse plus

0 = Lesen/Schreiben Bank 1

1 = Lesen/Schreiben Bank 2

2 = Lesen/Schreiben Bank 3

3 = Lesen/Schreiben Bank 4

4 = nicht benutzen

5 = nicht benutzen

6 = mittlere 8 Adreßbit laden

7 = niedrigste 8 Adreßbit in den Zähler laden.

Die Grundadresse kann man in gewissen Grenzen frei wählen, indem man das Wickelfeld D entsprechend verdrahtet.

Funktion des Hauptspeichers

Der Hauptspeicher umfaßt volle 64 KByte. Damit außer ihm auch noch andere Baugruppen (Urlader, Bildschirm usw.) im Speichervolumen betrieben werden können, besitzt er eine Einrichtung zum Entadressieren.
Dazu besitzt die Baugruppe einen Eingang für das K 1520-Bussignal READY. Aktiviert bei einem Speicherzugriff eine andere Baugruppe diese Leitung, so tritt der Hauptspeicher in dem Bereich, den die andere Baugruppe belegt, in den Hintergrund, indem der Lese- oder Schreibzugriff in einen Refreshzyklus umgewandelt wird. Dafür stehen bei Lesezyklen ca. 100 ns und bei Schreibzyklen etwas mehr als 1 Systemtakt zur Verfügung. Schaltet man mittels MEMDI-Signalen die anderen Baugruppen ab, so kommt automatisch der Hauptspeicher wieder hervor. Dieses Verfahren erleichtert die Speicherverwaltung ganz erheblich.
Um den Hauptspeicher auch bei 4 MHz-Systemtakt ohne die lästigen WAIT-Zyklen betreiben zu können, schaltet die Zugriffslogik das RAS-Signal ca. 150 ns nach Aktivwerden des CAS-Signales ab. Damit wird den Speicherschaltkreisen genügend Zeit zum Rückschreiben der Information in die Matrix verschafft. Das ist besonders wichtig für die sehr kurze Zugriffslücke zwischen M1- und Refreshzugriff beim Befehlsholezyklus des U 880.

Funktion der MEMDI-Erzeugung

Dieser Schaltungsteil besteht aus 4 Flipflops, die über 8 OUT-Adressen einzeln gesetzt und gelöscht werden können. Die von den OUT-Befehlen ausgegebenen Daten sind dabei belanglos. Durch Systemreset werden alle vier Flipflops gelöscht. Welche MEMDI-Signale dabei gesetzt/gelöscht werden, kann man durch DIL-Schalter oder Wickelbrücken frei wählen. Leider war auf der Leiterplatte nicht mehr genügend Platz, so daß der Koppelbussteckverbinder entfallen mußte. Deshalb müssen die MEMDI-Signale am Wickelfeld C abgegriffen werden.

Zum Aufbau

Auf der Leiterplatte sind einige Stützkondensatoren (33 nF Epsilan sowie Elkos 47 µF/6,3 V) vorgesehen, die im Stromlaufplan nicht extra angegeben wurden. Sie sind mit Cs bezeichnet.
Alle Logikschaltkreise (außer Bustreiber und Dekoder) sind Low-Power-Schottky-, also 74LSxxx-Typen. Im Stromlaufplan wird nur die Typnummer (also 193 entspricht 74LS193) angegeben.
Als Speicherschaltkreise können alle U2164-Typen eingesetzt werden.

Die Verzögerungsglieder in den RAS/CAS-Schaltungen wurden zu 390 pF und 100... 180 Ohm gewählt.

Einbindung der RAM-Disk in das BIOS

CP/M und ähnliche Plattenbetriebssysteme bestehen im wesentlichen aus 3 Teilen:
1. dem BIOS (Basis-Ein/Ausgabesystem)
2. dem BDOS (eigentliches Plattenbetriebssystem)
3. dem CCP (Kommandoprogramm).
Zur Einbindung der RAM-Disk muß das folgende Bedienprogramm in das BIOS eingefügt werden. Bei den meisten Systemen findet man im BIOS zwei oder drei Tabellen, in denen die Adressen der Disk-Parameter-Header (DPH) sowie die Adressen der zugehörigen Lese- und Schreibroutinen stehen. Dort muß man die eingefügten Programmteile eintragen. Wer mehr als 256 KByte RAM-Disk einbauen will, muß allerdings den Disk-Parameter-Block (DPB) ändern. Da das BDOS jedes Laufwerk in maximal 256 Blöcke aufteilt, ist bei größeren Speichern die Blockgröße entsprechend folgender "Verwendbarer Blockgrößen" im DPB zu vereinbaren. Wenn die RAM-Disk richtig ins BIOS eingebaut ist, so ergibt die Überprüfung mit STAT DSK folgende Antwort:

```
   E: Drive Characteristics
2048: 128 Byte Record Capacity
 256: Kilobyte Drive Capacity
  64: 32 Byte Directory Entries
   0: Checked Directory Entries
 128: Records/Extent
   8: Records/Block
  16: Sectors/Track
   0: Reserved Tracks
```

Bedienprogramm für die RAM-Disk:

```
RAMDSK  MACRO-8Ø 3.4
 ØØØØ'                    CSEG
                          .Z8Ø
                          TITLE  RAMDSK
                     ;
                     ; BEDIENPROGRAMM FUER RAM-DISK
                     ;
                     ; VORGABEBEREICHE IM BIOS
 ØØØØ'               QTRAC: DS 2      ; SPURNUMMER
 ØØØ2'               QSECT: DS 2      ; SEKTORNUMMER
 ØØØ4'               QDMA:  DS 2      ; ADR.PUFFERBEREICH
 ØØØ6'               DIRBF: DS 128    ; BDOS-PUFFER
                     ;
                     ; GRUNDADRESSE DER RAM-DISK
```

```
00E0                    GADDR  EQU 0E0H
                        ;
                        ; LESEN EINES SEKTORS ZU 128 BYTE
0086' CD 0094           LESE:  CALL ADRE
0089' ED B2                    INIR
008B' AF                       XOR  A
008C' C9                       RET
                        ;
                        ; SCHREIBEN EINES SEKTORS ZU 128 BYTE
008D' CD 0094'          SCHRB: CALL ADRE
0090' ED B3                    OTIR
0092' AF                       XOR  A
0093' C9                       RET
                        ;
                        ; ADRESSRECHNUNG FUER LESEN+SCHREIBEN
0094' 2A 0000'          ADRE:  LD   HL,<QTRAC>
0097' AF                       XOR  A
0098' 29                       ADD  HL,HL
0099' 29                       ADD  HL,HL
009A' 29                       ADD  HL,HL
009B' 29                       ADD  HL,HL
009C' ED 5B 0002'              LD   DE,<QSECT>
00A0' 19                       ADD  HL,DE
00A1' CB 1C                    RR   H
00A3' CB 1D                    RR   L
00A5' CB 1F                    RR   A
00A7' D3 E7                    OUT  <GADDR+7>,A
00A9' 7D                       LD   A,L
00AA' D3 E6                    OUT  <GADDR+6>,A
00AC' 7C                       LD   A,H
00AD' E6 03                    AND  3
00AF' F6 E0                    OR   GADDR
00B1' 4F                       LD   C,A
00B2' 06 80                    LD   B,128
00B4' 2A 0004                  LD   HL,<QDMA>
00B7' C9                       RET
                        ;
                        ; INITIALISIEREN BEI KALTSTART
00B8' AF                INIT:  XOR  A
00B9' 4F                       LD   C,A
00BA' D3 E6                    OUT  <GADDR+6>,A
00BC' AF                INI1:  XOR  A
00BD' 47                       LD   B,A
00BE' D3 E7                    OUT  <GADDR+7>,A
00C0' 3E E5                    LD   A,0E5H
00C2' D3 E0             INI2:  OUT  <GADDR>,A
00C4' 10 FC                    DJNZ INI2
00C6' 0C                       INC  C
00C7' 79                       LD   A,C
00C8' D3 E6                    OUT  <GADDR+6>,A
00CA' FE 09                    CP   9
00CC' 38 EE                    JR   C,INI1
00CE' C9                       RET
                        ;
                        ; DISK-PARAMETER-HEADER
00CF' 0000              DPHB:  DW   0     ;NO TRANSLATION TABLE
```



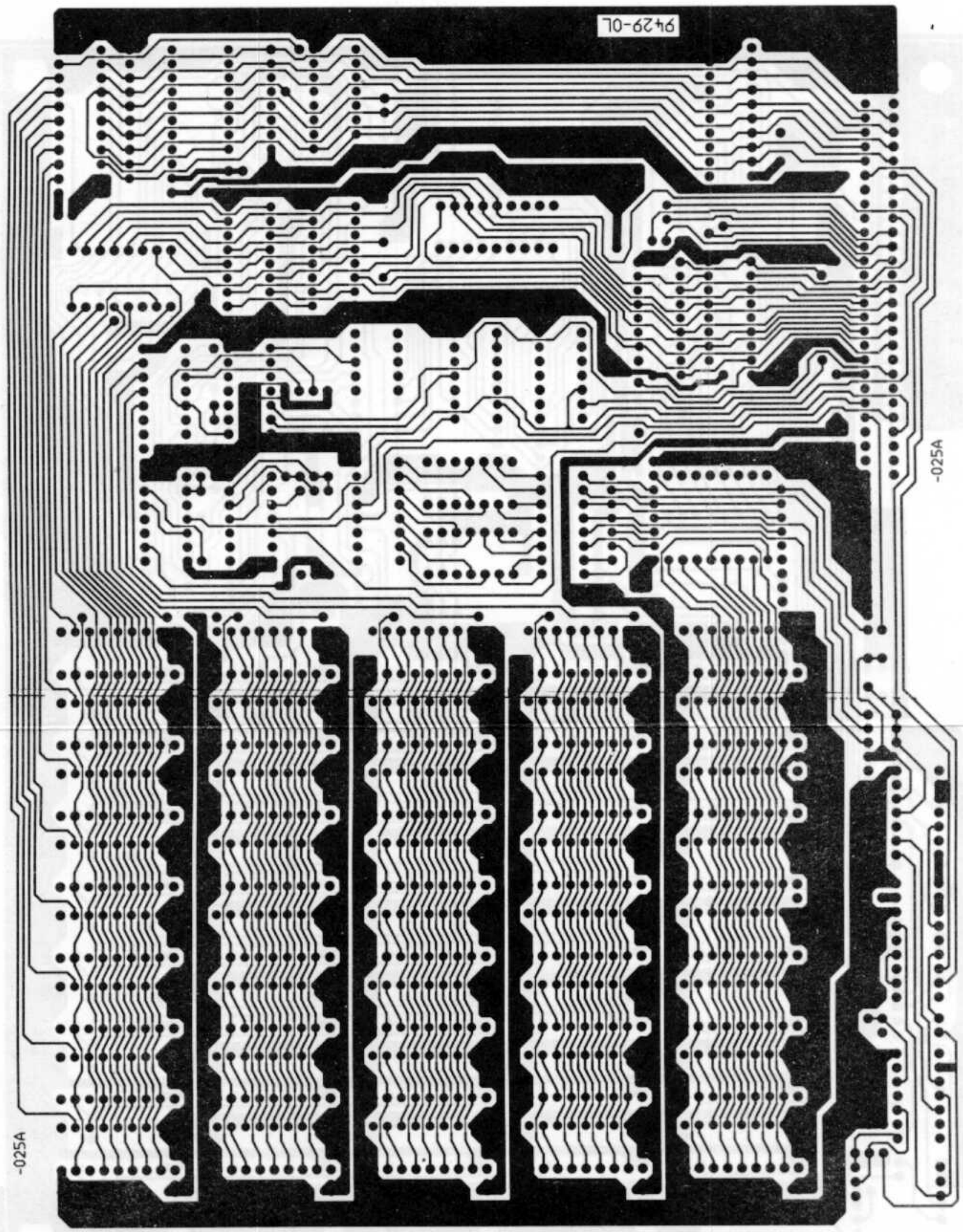
```
00D1' 0000                     DW   0     ; 5 BYTE ARB.ZELLEN
00D3' 0000                     DW   0     ; FUER BDOS
00D5' 0000                     DW   0
00D7' 0006'                    DW   DIRBF ;128 BYTE PUFFER
00D9' 00DF'                    DW   DPB   ;DISK-PARAMETER-BLOCK
00DB' 00EE'                    DW   CSV   ;CHECKSUMMENBEREICH
00DD' 00EF'                    DW   ALV   ;BLOCKBELEGUNGSPLAN
                        ;
                        ; DISK-PARAMETER-BLOCK
00DF' 0010              DPB:   DW   16    ;SEKTOREN PRO SPUR
00E1' 03                       DB   3     ;BLOCKSHIFTFAKTOR
00E2' 07                       DB   7     ;BLOCKMASK
00E3' 00                       DB   0     ;EXTENTMASK
00E4' 00FF                     DW   255   ;BLOCKANZAHL-1=256 K
00E6' 003F                     DW   3FH   ;64 DIR-EINTRAGUNGEN
00E8' 00C0                     DW   0C0H  ;DIRECTORY-BLOCKE
00EA' 0000                     DW   0     ;KEIN DISK-CHECK
00EC' 0000                     DW   0     ;KEINE SYSTEMSPUREN
                        ;
                        ; CHECKSUMMENBEREICH FUER DEN TEST
                        ; VON BDOS AUF DISKETTENWECHSEL
00EE' 00                CSV:   NOP        ;KEIN TEST:FESTPLATTE
                        ;
                        ; BELEGUNGSPLAN DER DISK
                        ; <ALLOCATION-VECTOR>
                        ; JEDES BIT ENTSPRICHT EINEM BLOCK
                        ; <32*8=256 BLOECKE ZU JE 1 K BYTE>
00EF'                   ALV:   DS   32
                        ;
                        END
```

Verwendbare Blockgrößen:

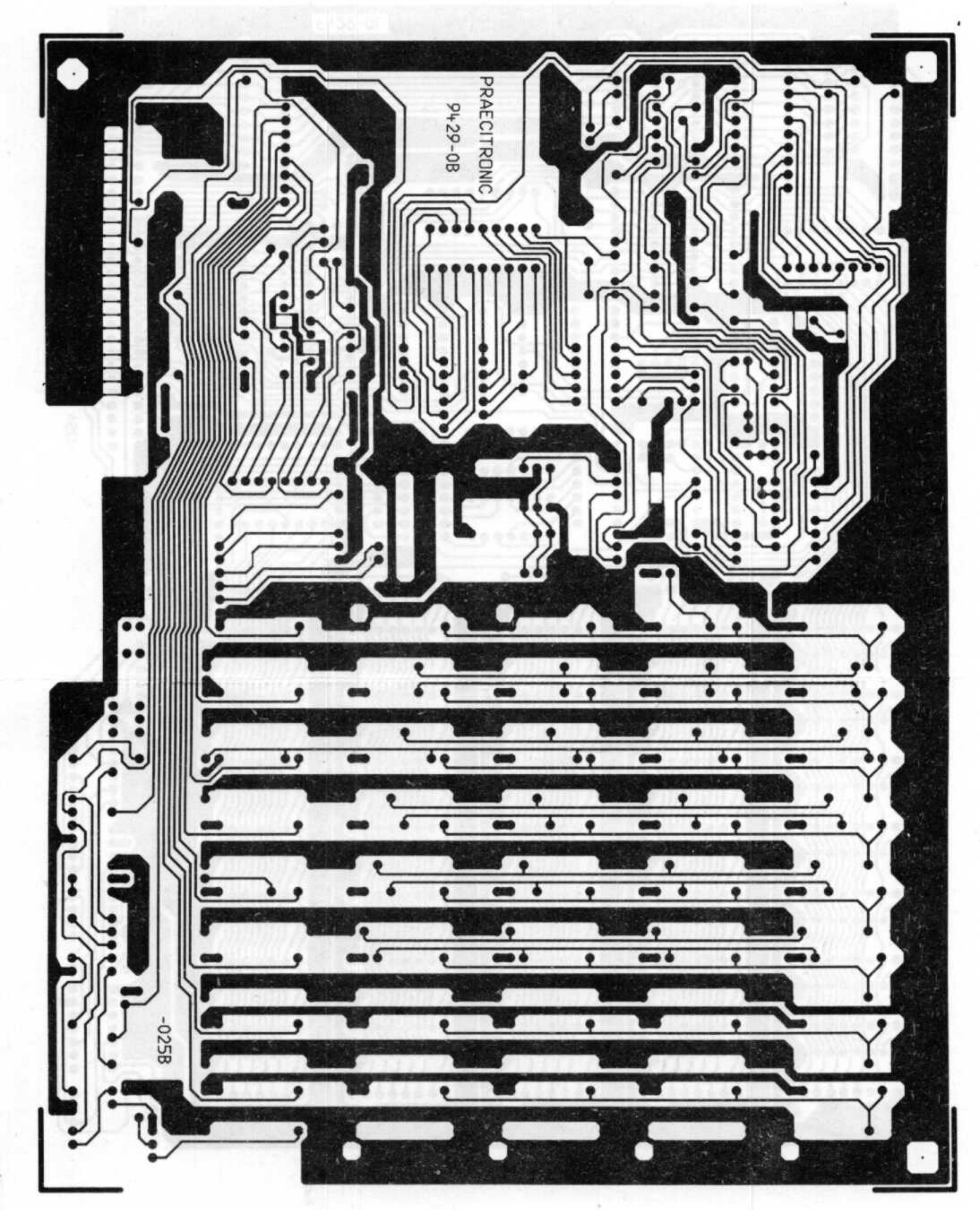
Block (KByte)	Blockshiftfaktor	Blockmask
1	3	07H
2	4	0FH
4	5	1FH
8	6	3FH
16	7	7FH

Der Wert der "Extentmask" ergibt sich aus der Blockgröße und der Speicherkapazität der Disk:

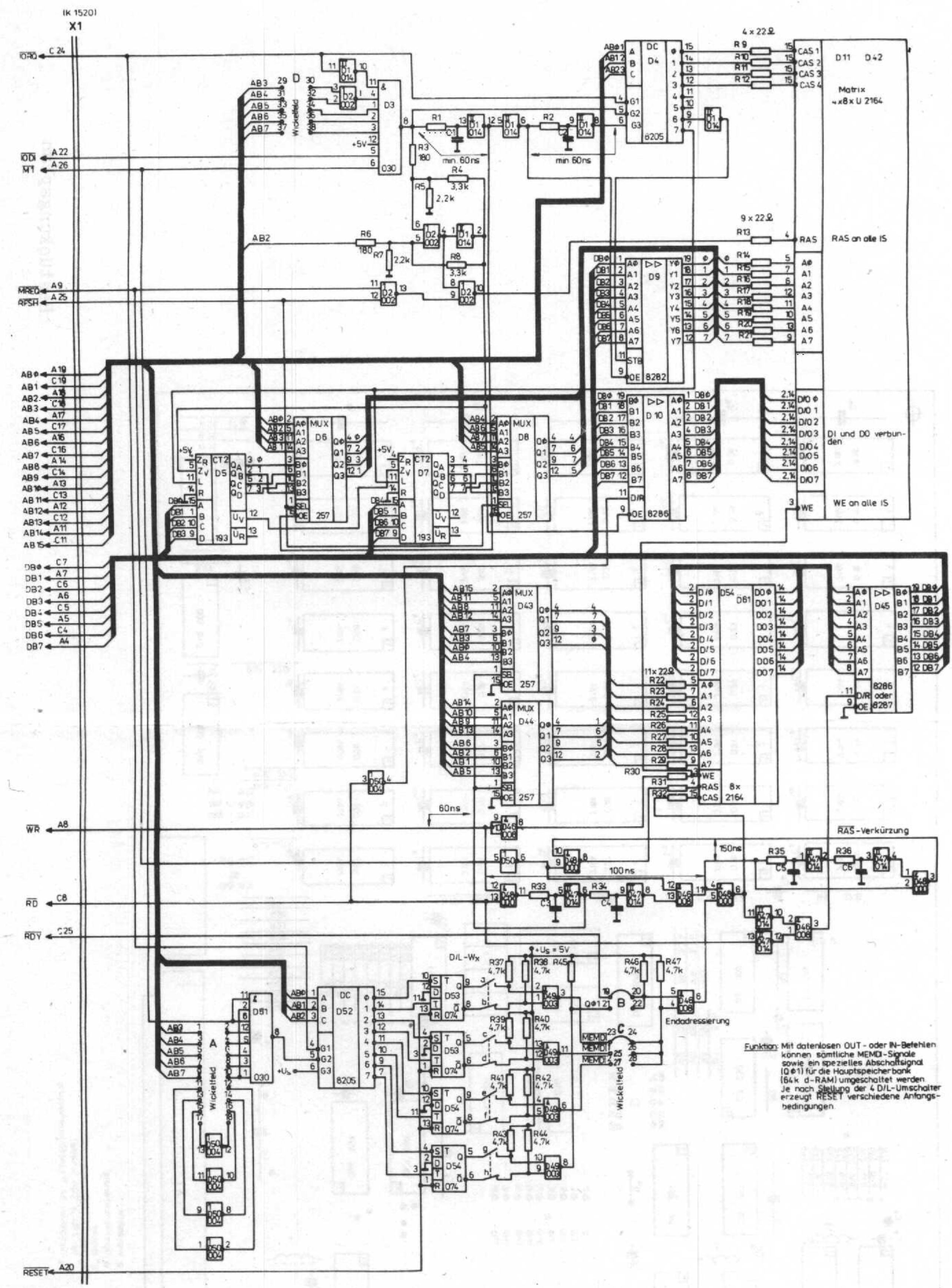
Block (KByte)	Extentmask bei Disk<256K	Disk>256K
1	0	geht nicht
2	1	0
4	3	1
8	7	3
16	15	7



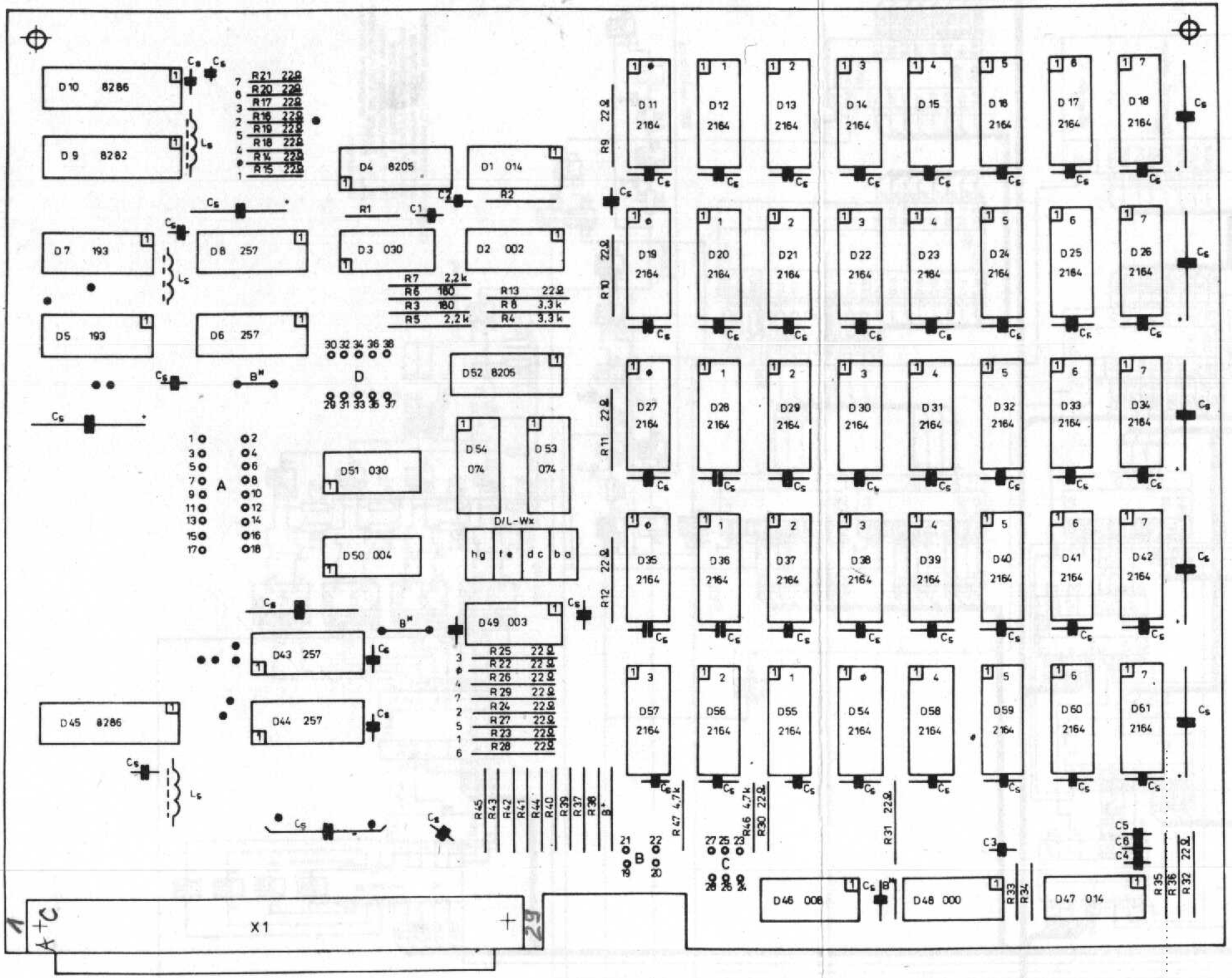
Layout Lötseite der RAM-Disk



Layout Bestückungsseite der RAM-Disk



Schaltplan der RAM-Disk



Legende
- o Wickelstifte
- ● Durchkontaktierung
- B" Brücke
- Cs Abblockkondensatoren (an 2164 je 100n Scheibe)
- Ls Siebdrossel für Treiberstromversorgung

Bestückungsplan