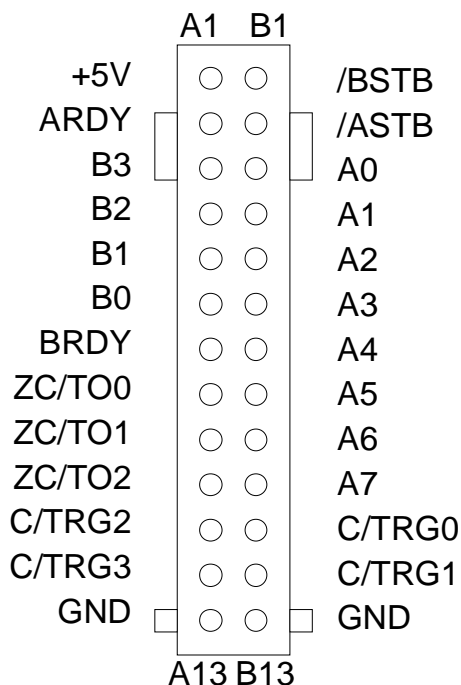


LC-80 Kurzinfo (vp'03)

CPU U 880 D
 Taktfrequenz 900 kHz +- 50 kHz, LC-Oszillator
 System-ROM 0000-07FF mit 2 K EPROM U2716
 Oder 0000-03FF und 0800-0BFF mit 2x 1K EPROM U 505 D
 System-RAM 2000-23FF mit 2x statischem RAM U 214 D
 2xPIO U 855 D
 CTC U 857 D

8 x Sieben-Segment-Anzeige, Hex-Tastatur mit 16 Ziffern und 9 Funktionstasten, Kassettenrekorder-Anschluss, on Board erweiterbar auf 4 K RAM und 4K (6) K ROM.

User-Port



Ansicht: Stecker von hinten (Anschlussdrähte)

Für die +5V muss die Brücke rechts neben dem User-Port geschlossen sein.

I/O-Dekodierung

PIO D 206	Port A	F4/F6	Einzelbit-Ausgänge, Ansteuerung der Anzeigesegmente (0 – Segment leuchtet)
	Port B	F5/F7	Einzelbit, B0- Eingang (Kassette), B1-7 Ausgänge B2 -B7 zur Ansteuerung der Anzeigedigits 1-6 (0-Digit aktiv), dabei entspricht B7 der ganz linken Anzeige, B2 der ganz rechten; außerdem Ansteuerung der Tastaturmatrix; B1 – rote LED und Piepser (0-LED leuchtet)

PIO D 207	Port A	F8/FA	User-Port
	Port B	F9/FB	Einzelbit, B0-3 User-Port, B4-7 Tastaturabfrage (bei gedrückter Taste 0)
CTC D 208		EC-EF	

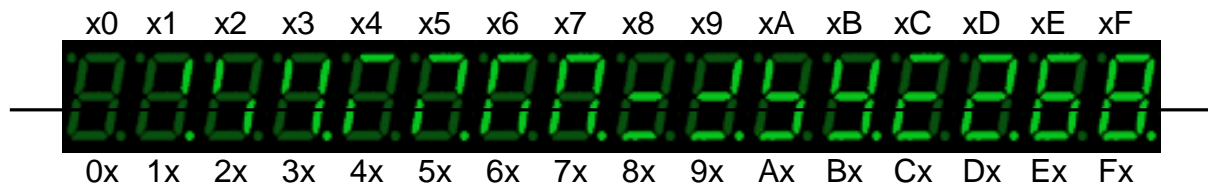
	A7	A6	A5	A4	A3	A2	A1	A0
PIO D 206	X	X	X	1*	/CS	1*	C//D	B//A
PIO D 207	X	X	X	1*	1*	/CS	C//D	B//A
CTC D 208	X	X	X	/CE	1*	1*	CS1	CS0

* Signal muß 1 sein, da ansonsten mehrere Schaltkreise auf einmal aktiviert werden (z.B. aktiviert F0H beide PIOs/AD)

Prioritätsliste: CTC (höchste Priorität) C0 -> .. C3 -> PIO D 207 A -> .. B -> PIO D 206 A -> .. B (niedrigste Priorität)

Anzeige

Zur Bildung aller möglichen Zeichen (erst die unteren Segmente, dann die oberen, zu den oberen gehört auch der Mittelstrich)



z.B. HALLO: 6B 6F C2 C2 E7 (Hinweis: für die Anzeigeroutinen ist der Text außerdem noch rückwärts anzugeben)

Kassetteninterface

PIO D 206 B1: Signal zum Kassettenrekorder, außerdem Ansteuerung der roten LED und des Piepsers

PIO D 206 B0: Signal vom Kassettenrekorder

Aufzeichnungsformat: (sehr langsam)

0-Bit: 12 Takte 2 kHz + 3 Takte 1 kHz

1-Bit: 6 Takte 2 kHz + 6 Takte 1 kHz

Byte: Startbit (0), Bit 0 ... Bit 7, Stop-Bit (1)

Datensatz:

LEAD SYNC 4 Sek 1 kHz Startsynchonisierung

FILE NAME 2 Byte

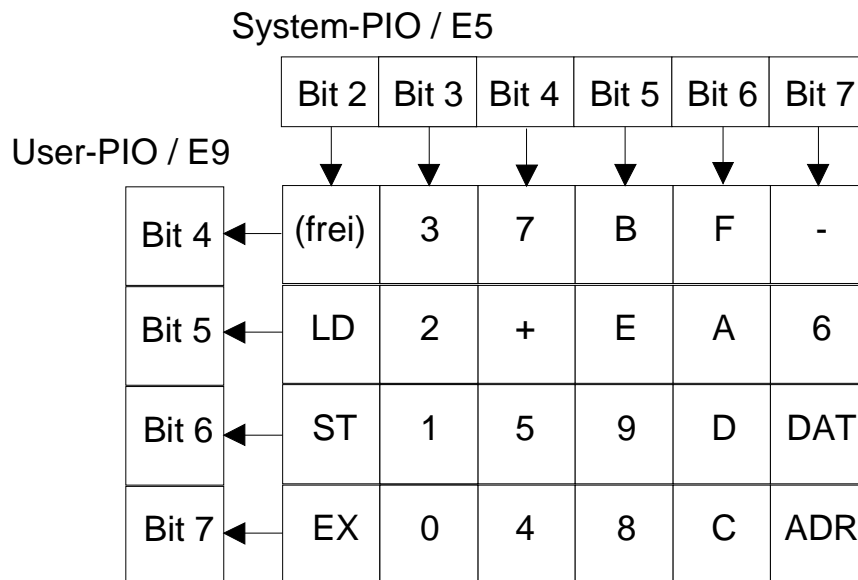
START ADR 2 Byte

END ADR 2 Byte

CHK SUM 1 Byte einfache Summe aller DATA-Bytes

MID SYNC 2 Sek 2 kHz Beginn Datenblock
 DATA
 FAIL SYNC 2 Sek 2 Khz Endesynchronisierung

Tastaturmatrix



DAK-Tastencodes

	DAK1	DAK2
0	0x00	0x04
1	0x01	0x05
2	0x02	0x06
3	0x03	0x07
4	0x04	0x08
5	0x05	0x09
6	0x06	0x16
7	0x07	0x0B
8	0x08	0x0C
9	0x09	0x0D
A	0x0A	0x12
B	0x0B	0x0F
C	0x0C	0x10
D	0x0D	0x11
E	0x0E	0x0E
F	0x0F	0x13
EX	0x12	0x00
LD	0x1F	0x02
ST	0x1E	0x01
ADR	0x19	0x14
DAT	0x14	0x15
+	0x10	0x0A
-	0x11	0x17

	DAK2
EX	0x00
ST	0x01
LD	0x02
(frei)	0x03
0	0x04
1	0x05
2	0x06
3	0x07
4	0x08
5	0x09
+	0x0A
7	0x0B
8	0x0C
9	0x0D
E	0x0E
B	0x0F
C	0x10
D	0x11
A	0x12
F	0x13
ADR	0x14
DAT	0x15
6	0x16
-	0x17

ROM- und RAM-Zugriff

Die Adressdekodierung ist unvollständig, daher erscheinen die ROMs und RAMs mehrfach auf verschiedenen Adressen im gesamten Adressbereich!

	A15	A14	A13	A12	A11	A10	D209/C	Standard
ROM 1	X	X	0	0	0	X	1	0000-07FF
ROM 2	X	X	0	0	1	X	1	0800-0FFF
ROM 3	X	X	0	1	0	X	1	1000-17FF
ROM 4	X	X	0	0	0	X	0	0000-07FF
ROM 5	X	X	0	0	1	X	0	1000-17FF
RAM 1	X	X	1	X	0	0	X	2000-23FF
RAM 2	X	X	1	X	0	1	X	2400-27FF
RAM 3	X	X	1	X	1	0	X	2800-2BFF
RAM 4	X	X	1	X	1	1	X	2C00-2FFF

ROM 4 und 5 werden anstelle ROM 1 und ROM 2 genutzt, wenn ein KSD11-Schalter auf Position B1 den Eingang D209/C auf Masse zieht. ROM 3 ist dann deaktiviert!

D.h., ROM1/2 ist auch unter 4xxx, 8xxx und Bxxx erreichbar, ROM3 unter 5xxx, 9xxx, Cxxx und der RAM unter 3xxx, 6xxx, 7xxx, Axxx, Dxxx, Exxx, Fxxx.

(Bei der Eingabe über das Monitorprogramm ist allerdings nur der Bereich 2xxx auch tatsächlich beschreibbar)